

Е.В. Рыбенков, Н.А. Петровский

СИСТЕМАТИЧЕСКИЙ ПОДХОД СИНТЕЗА ПЛИС/FPGA АРХИТЕКТУР БАНКОВ ФИЛЬТРОВ НА ОСНОВЕ БЛОЧНОЙ ЛЕСТНИЧНОЙ ФАКТОРИЗАЦИИ В АЛГЕБРЕ КВАТЕРНИОНОВ

В настоящее время методологии проектирования систем на кристалле основываются на высоко параметризованных IP компонентах (IP – intellectual property), которые для конкретного целевого приложения обеспечивают широкий диапазон регулировки затрат в ресурсах, форматов данных арифметики с фиксированной запятой, производительности системы. В статье представлен систематический подход синтеза ПЛИС/FPGA архитектур целочисленных обратимых параунитарных банков фильтров в алгебре кватернионов (Int-Q-ПУБФ) для трансформационного кодирования изображений по схеме L2L (lossless-to-lossy). Показано, что базовым элементарным преобразованием банка фильтров является операция умножения кватернионов (Q-MUL), блочная лестничная факторизация которой и распределенная арифметика на сумматорах положены в основу параметризуемой Q-MUL IP-компоненты. Осуществлена реализация Int-Q-ПУБФ на ПЛИС/FPGA Xilinx Zynq 7010, при этом 8-канальный 8x24 Int-Q-ПУБФ имеет перфективную реконструкцию входных данных для заданного формата фиксированной запятой, малые аппаратные затраты и не большую задержку конвейера по сравнению с известными решениями на CORDIC-процессорах и распределенной арифметике на памяти.

1. Введение

В последние несколько десятилетий банки фильтров рассматриваются как наиболее эффективная техника компрессии мультимедиа данных. Они применяются в кодировании аудиосигналов, изображений и видеопотока в таких стандартах как JPEG, JPEG2000, JPEG XR, MPEG и H.264/AVC [1]. Схема максимально децимированного M-канального банка фильтров состоит из систем анализа и синтеза, полифазная структура которых формулируется следующим образом [2,3]:

$$\begin{aligned} [H_0(z) \ H_1(z) \ \dots \ H_{M-1}(z)]^T &= \mathbf{E}(z^M) \mathbf{e}(z)^T; \\ [F_0(z) \ F_1(z) \ \dots \ F_{M-1}(z)]^T &= \mathbf{e}(z) \mathbf{D}(z^M), \end{aligned} \quad (1)$$

где $\mathbf{e}(z) = [1 \ z^{-1} \ \dots \ z^{-(M-1)}]$, $H_k(z)$ и $F_k(z)$ – передаточные функции k -го канала банка фильтров анализа и синтеза соответственно, T - знак транспонирования матрицы. Если матрица $\mathbf{E}(z)$ обратима, то полифазная матрица синтеза $\mathbf{D}(z)$ может быть выбрана как обратная матрица $\mathbf{E}(z)$, тогда перфективная реконструкция достигается:

$$\mathbf{D}(z) \mathbf{E}(z) = bz^{-l} \mathbf{I}, b \neq 0, l \geq 0. \quad (2)$$

Такой банк фильтров называется банк фильтров с перфективной реконструкцией входного сигнала или *биортогональный* банк фильтров (БОБФ). В случае, когда:

$$\mathbf{E}^T(z^{-1}) \mathbf{E}(z) = \mathbf{I} \text{ и } \mathbf{D}(z) = \mathbf{E}^T(z^{-1}), \quad (3)$$

то это специальный класс банка фильтров – *параунитарный* банк фильтров (ПУБФ). Если длина импульсной характеристики фильтра прототипа больше числа каналов, тогда компоненты данных полифазных матриц являются полиномами переменной Z . Двухканальный банк фильтров ($M = 2$) – это дискретное вейвлет преобразование (ДВП). Когда длина импульсной характеристики фильтра прототипа равна числу каналов M , то полифазные матрицы $\mathbf{E}(z)$ и $\mathbf{D}(z)$ образованы из полиномов нулевого порядка – скалярных величин, и они эквивалентны стандартным преобразованиям. Например, восьми канальный ($M = 8$) максимально децимированный ПУБФ ассоциируется с другим преобразованием, широко используемым в

трансформационном кодировании изображений в стандарте JPEG, дискретным косинусным преобразованием (ДКП).

Особый интерес в настоящее время представляют схемы, работающие по принципу *L2L (lossless-to-lossy)* [4], – осуществляющих сжатие и восстановление мультимедиа данных как без потерь так и с контролируемым внесением артефактов. Схема *L2L* унифицирует схемы кодирования изображений *lossy* и *lossless*, когда требуется высокое качество и степень компрессии. Это обеспечивает возможность широкого применения схем кодирования изображений в соответствии с мультимедийными приложениями, а задача создания универсального кодера изображений, работающего по схеме *L2L (lossless-to-lossy)* в настоящее время весьма актуальна.

Для кодирования изображения без потерь (схема *lossless*) требуется, чтобы трансформационное преобразование было обратимым и реализовано в целочисленной арифметике, т.е. преобразование соответствовало схеме обработки «целое-в-целое». Стандарты JPEG [5], JPEG2000 [6] уже имеют режимы сжатия по схемам *lossy* и *lossless*: независимо осуществляется кодирование по схеме *lossy* (с потерями) и кодирование исходного изображения по схеме *lossless* (без потерь). Такой подход предполагает выполнение трансформационного преобразования дважды, что увеличивает вычислительную сложность кодера. Простейший путь к кодированию изображения по схеме *L2L* это применить целочисленные преобразователи, например, дискретное вейвлет преобразование 5/3 стандарта JPEG2000, или 4x8 иерархическое расширенное биортогональное преобразование (HLBT) стандарта HD Photo (JPEG-XR) [7]. Однако, данные трансформационные преобразователи проектировались для режима сжатия исходного изображения по схеме *lossless* и не соответствуют кодированию изображений по схеме *lossy* (с потерями).

Целочисленные ДКП (IntDCT) [8, 9], которые реализованы на основе лестничной схемной параметризации, были предложены для трансформационного кодирования изображений. Однако, результаты [8, 9] не могут быть использованы для кодирования изображений по схеме без потерь (*lossless*), потому что динамический диапазон представления коэффициентов лестничной схемной параметризации не контролируется и часто бывает очень большим, что требует большой разрядности слова представления коэффициентов или необходимо реализовывать арифметику с фиксированной запятой переменного формата [10]. В работе [4] предложены структуры банков фильтров на основе лестничной схемной параметризации для кодирования изображения по принципу *L2L*, но не берется во внимание число операций округления результатов умножения в лестничной структуре, которые можно рассматривать как белый шум квантования. Число операций округления влияет на компактность энергии в субполасах банка фильтров и получить высокую эффективность систем сжатия изображений по схеме *L2L* не представляется возможным. Следовательно, количество операций округления в целочисленном трансформационном преобразователе для схемы *L2L* компрессии изображений должно быть уменьшено в максимально возможной степени.

Таким образом, банки фильтров можно рассматривать как обобщенный преобразователь в системе трансформационного кодирования изображений, которые должны обладать свойством совершенной реконструкции, иметь линейную фазочастотную характеристику (ФЧХ), сохранять структурную регулярность и отсутствие постоянной составляющей, достаточно просто отображаться на аппаратные и программные ресурсы (структурная регулярность, модульность, высокий вычислительный параллелизм, буферы памяти не большой емкости, малая латентность и потребляемая мощность).

2. Максимально децимированный банк фильтров. Стандартная решетчатая факторизация ПУБФ с линейной ФЧХ

Для ПУБФ анализа с линейной ФЧХ и четного числа каналов M выбор параметров компонент разложения решетчатой факторизации передаточной полифазной матрицы $\mathbf{E}(z)$ в (1) осуществляется следующим образом [11]:

3 СИСТЕМАТИЧЕСКИЙ ПОДХОД К СИНТЕЗУ ПЛИС/FPGA АРХИТЕКТУР БАНКОВ ФИЛЬТРОВ

$$\mathbf{E}(z) = \mathbf{G}_{N-1}(z)\mathbf{G}_{N-2}(z)\dots\mathbf{G}_1(z)\mathbf{E}_0 = \left(\prod_{i=N-1}^1 \mathbf{G}_i(z)\right)\mathbf{E}_0, \quad (4)$$

где за начальной матрицей

$$\mathbf{E}_0 = \frac{1}{\sqrt{2}}\Phi_0\mathbf{W}\text{diag}(\mathbf{I}_{M/2}, \mathbf{J}_{M/2}) \quad (5)$$

следуют этапы факторизации

$$\mathbf{G}_i(z) = \frac{1}{2}\Phi_i\mathbf{W}\Lambda(z)\mathbf{W}, \quad i=1, \dots, N-1, \quad (6)$$

$$\mathbf{W} = \begin{bmatrix} \mathbf{I}_{M/2} & \mathbf{I}_{M/2} \\ \mathbf{I}_{M/2} & -\mathbf{I}_{M/2} \end{bmatrix}; \quad \Lambda(z) = \text{diag}(\mathbf{I}_{M/2}, z^{-1}\mathbf{I}_{M/2}).$$

Матрицы перекрестных суммирований \mathbf{W} и элементы задержки $\Lambda(z)$ фиксированные. Следовательно, все количество степеней свободы при синтезе ПУБФ с линейной ФЧХ определяется параметрами матрицы:

$$\Phi_i = \text{diag}(\mathbf{U}_i, \mathbf{V}_i), \quad (7)$$

где \mathbf{U}_i и \mathbf{V}_i – произвольные ортогональные матрицы размера $(M/2) \times (M/2)$. Кроме того, для упрощения выше обозначенной факторизации при $i > 0$, матрица \mathbf{U}_i может быть представлена единичной матрицей [9], тогда:

$$\Phi_i = \text{diag}(\mathbf{I}_{M/2}, \mathbf{V}_i), \quad i > 0. \quad (8)$$

Среди ПУБФ с линейной ФЧХ выделяются банки фильтров, у которых наблюдается попарная зеркальная симметрия частотных характеристик фильтров относительно $\pi/2$. Для этого передаточные функции или импульсные характеристики анализирующих фильтров должны удовлетворять соответственно следующим условиям:

$$H_{M-1-k}(z) = \pm H_k(-z) \quad \text{или} \quad h_{M-1-k}(n) = \pm (-1)^n h_k(n), \quad (9)$$

где $k = (0, \dots, N-1)$, $n = (0, \dots, L-1)$, L – длина импульсной характеристики фильтра. Для четного числа каналов M , ПУБФ с попарной зеркальной симметрией частотных характеристик фильтров может быть получен, если модифицировать факторизацию решетчатой структуры ПУБФ с линейной ФЧХ (4). Действительно, достаточно ассоциировать \mathbf{U}_i с \mathbf{V}_i в (7) и представить матрицу \mathbf{U}_i следующим образом [12]:

$$\mathbf{U}_i = \mathbf{\Gamma}\mathbf{V}_i\mathbf{\Gamma}, \quad i=0, \dots, N-2, \quad (10)$$

$$\mathbf{U}_{N-1} = \mathbf{J}_{M/2}\mathbf{V}_{N-1}\mathbf{\Gamma},$$

где $\mathbf{J}_{M/2}$ – обратная единичная матрица, $\mathbf{\Gamma}$ – диагональная матрица, элементы которой определяются как $\gamma_{mm} = (-1)^{m-1}$, $m = 1, \dots, M/2$. Количество неизвестных переменных (степеней свободы) при синтезе данного банка фильтров сократилось. Как видно из (10) параметры настройки банка фильтров определяются только матрицей \mathbf{V}_i . Следовательно, оптимизация коэффициентов упростилась, что явилось основной мотивацией разработки ПУБФ с линейной ФЧХ, у которых наблюдается попарная зеркальная симметрия частотных характеристик фильтров относительно $\pi/2$.

Полифазная передаточная матрица $\mathbf{D}(z)$ банка фильтров синтеза конструируется на основе обратного включения компонент факторизации полифазной передаточной матрицы банка анализа:

$$\mathbf{D}(z) = \mathbf{E}_0 \left(\prod_{i=1}^{N-1} \mathbf{G}_i(z) \right). \quad (11)$$

При синтезе и реализации ПУБФ с линейной ФЧХ матрицы U_i и V_i в (7) и (10), как правило, параметризуются планарными вращениями Гивенса, каждый из которых соответствует одной степени свободы. Данный подход подобен QR -декомпозиции матриц и приводит к нескольким эквивалентным вычислительным схемам. Однако, описанные выше факторизации теряют свойство параунитарности, когда матрицы U_i и V_i представляются с ограниченной точностью. Перфективная реконструкция не обеспечивается банком фильтров и решетчатыми структурами с фиксированной запятой, потому что наличие в разложении (4) даже одной не ортогональной компоненты достаточно, чтобы условие перфективной реконструкции (3) не выполнялось. Это обусловлено тем, что квантование компонент ортогональных матриц в общем случае приведет к изменению норм столбцов.

3. Гиперкомплексная факторизация ПУБФ анализа с линейной ФЧХ

3.1 Оператор умножения кватернионов – базовый модуль факторизации

Последние 20 лет в цифровой обработке сигналов гиперкомплексные числа – кватернионы рассматриваются как новая парадигма, позволяющая осуществлять обработку сигналов непосредственно в многомерном домене. Кватернионы уже с успехом использовались в цифровой обработке сигналов, например, адаптивных фильтрах Калмана [13], оценке спектра по методу MUSIC [14], параунитарных банках фильтров – Q-ПУБФ [15,16] и других приложениях [17].

Алгебра кватернионов \mathbb{H} является ассоциативной некоммутативной четырехмерной алгеброй $\mathbb{H} = \{Q = q_1 + q_2i + q_3j + q_4k; q_1, q_2, q_3, q_4 \in \mathbb{R}\}$, где ортогональные мнимые части подчиняются следующим законам умножения $i^2 = j^2 = k^2 = ijk = -1$; $ij = -ji = k$; $jk = -kj = i$; $ki = -ik = j$ [18]. Для выполнения операции умножения кватернионов в векторно-матричной алгебре кватернионы представляются в виде четырехмерного вектора, а сама операция умножения выполняется по правилу умножения вектора на матрицу. Поскольку операция умножения некоммутативна, то выделяют два оператора умножения: “левый” $M^+(Q)$ и “правый” $M^-(Q)$ [16]:

$$P \cdot Q \neq Q \cdot P,$$

$$R = P \cdot Q = M^+(P) \cdot Q = M^-(Q) \cdot P,$$

$$M^+(P) = \begin{bmatrix} p_1 & -p_2 & -p_3 & -p_4 \\ p_2 & p_1 & -p_4 & p_3 \\ p_3 & p_4 & p_1 & -p_2 \\ p_4 & -p_3 & p_2 & p_1 \end{bmatrix}; M^-(Q) = \begin{bmatrix} q_1 & -q_2 & -q_3 & -q_4 \\ q_2 & q_1 & q_4 & -q_3 \\ q_3 & -q_4 & q_1 & q_2 \\ q_4 & q_3 & -q_2 & q_1 \end{bmatrix} \quad (12)$$

Обе матрицы (12) ортогональные до масштабного коэффициента, заданного нормой кватернионов $|Q| = \sqrt{q_1^2 + q_2^2 + q_3^2 + q_4^2}$ и имеют детерминант равный +1, что позволяет отнести их к группе специальных матриц размерностью 4x4, называемых SO(4):

$$M^\pm(Q)^{-1} = (1/|Q|) \cdot M^\pm(Q)^T \quad (13)$$

Как следует из структур матриц, их свойства не зависят от значений компонент кватерниона $M^\pm(Q) \cdot M^\pm(Q)^T = I_4$, и, следовательно, не чувствительны к их модификации, например, квантованию. Матрицы $M^+(Q)$ и $M^-(Q)$ соотносятся между собой как

$$M^+(Q) = D_C M^-(Q)^T D_C, \quad (14)$$

где $D_C = \text{diag}(1, -I_3)$ описывает в матричной нотации оператор гиперкомплексного сопряжения. Определив сопряженный кватернион $\bar{Q} = q_1 - q_2i - q_3j - q_4k$ в векторно-матричном виде как

5 СИСТЕМАТИЧЕСКИЙ ПОДХОД СИНТЕЗА ПЛИС/FPGA АРХИТЕКТУР БАНКОВ ФИЛЬТРОВ

$\bar{Q} = \mathbf{D}_c \cdot \mathbf{Q}$, можно получить, что $\mathbf{M}^\pm(\bar{Q}) = \mathbf{M}^\pm(Q)^T$, тогда выражение (14) переопределяется следующим образом $\mathbf{M}^\mp(Q) = \mathbf{D}_c \cdot \mathbf{M}^\pm(\bar{Q}) \cdot \mathbf{D}_c$. Последнее равенство показывает, что результаты, полученные для умножения «левого» qx или «правого» типа xq , могут быть применимы к умножению на сопряженный кватернион. В частности, это доказывает, что вычислительная сложность операторов умножений кватернионов одинакова и это позволяет сосредоточить внимание на организации вычисления «левого» оператора умножения кватернионов $\mathbf{M}^+(Q)$.

В работе [19] утверждается, что для каждой ортогональной матрицы \mathbf{A} размерностью 4×4 существует уникальная (с точностью до знака) пара единичных кватернионов P и Q ($|P|=1, |Q|=1$) таких, что

$$\forall_{\mathbf{A} \in SO(4)} \exists_{P, Q \in \text{unit quat.}} \mathbf{A} = \mathbf{M}^+(P) \cdot \mathbf{M}^-(Q) = \mathbf{M}^-(Q) \cdot \mathbf{M}^+(P) \quad (15)$$

Авторы работ [15, 16] показали, что множитель кватернионов является базовым блоком для ПУБФ и доказали в [16], что 4- и 8-канальный варианты (4-6) могут быть модифицированы, когда матрицы \mathbf{U}_i и \mathbf{V}_i параметризуются операторами умножения кватернионов. При этом, в отличие от вращений Гивенса, сохраняется ортогональность (3), несмотря на квантование компонент матриц операторов умножения кватернионов. Таким образом, вариант реализации ПУБФ в арифметике с фиксированной запятой становится системой структурно без потерь.

3.2 Кватернионный 8-канальный ПУБФ с линейной ФЧХ

Принимая во внимание (15), как показано в работах [16, 20], матрица (7) параметризуется ортогональными блочными матрицами операторов умножения кватернионов, сохраняющих свойство постоянной нормы столбцов, следующим образом:

$$\begin{aligned} \begin{bmatrix} \mathbf{U}_i & \mathbf{0} \\ \mathbf{0} & \mathbf{V}_i \end{bmatrix} &= \text{diag}\{\mathbf{M}^-(S_i), \mathbf{M}^-(S_i)\} \cdot \text{diag}\{\mathbf{M}^-(\bar{R}_i), \mathbf{M}^-(R_i)\} \times \\ &\times \text{diag}\{\mathbf{M}^+(\bar{Q}_i), \mathbf{M}^+(Q_i)\} \cdot \text{diag}\{\mathbf{M}^+(P_i), \mathbf{M}^+(P_i)\}, \\ \text{diag}\{\mathbf{M}^+(Q_i), \mathbf{M}^+(Q_i)\} \mathbf{W} &= \mathbf{W} \text{diag}\{\mathbf{M}^+(Q_i), \mathbf{M}^+(Q_i)\}, \\ \text{diag}\{\mathbf{M}^+(Q_i), \mathbf{M}^+(Q_i)\} \Lambda(z) &= \Lambda(z) \text{diag}\{\mathbf{M}^+(Q_i), \mathbf{M}^+(Q_i)\} \end{aligned} \quad (16)$$

Следовательно, матрицы в (5) и (6) будут определены как

$$\begin{aligned} \Phi_0 &= \text{diag}\{\mathbf{M}^-(\bar{R}_0), \mathbf{M}^-(R_0)\} \cdot \text{diag}\{\mathbf{M}^+(\bar{Q}_0), \mathbf{M}^+(Q_0)\} \times \\ &\times \text{diag}\{\mathbf{M}^-(S_0), \mathbf{M}^-(S_0)\} \cdot \text{diag}\{\mathbf{M}^+(P_0), \mathbf{M}^+(P_0)\}, \end{aligned} \quad (17)$$

$$\Phi_i = \text{diag}\{\mathbf{M}^-(\bar{R}_i), \mathbf{M}^-(R_i)\} \cdot \text{diag}\{\mathbf{M}^+(\bar{Q}_i), \mathbf{M}^+(Q_i)\}, \quad i = 1..N-1,$$

Для $N=3$ соответствующая структура Q-ПУБФ показана на рис. 1. К сожалению, сохранение Q-ПУБФ как системы структурно-ортогональной - системы без потерь обусловлено за счет многих избыточных вычислений. Вычислительная сложность в три раза больше, чем у наиболее упрощенного варианта [21] (подробный анализ опущен для краткости). Тем не менее, существуют очень эффективные VLSI и FPGA-архитектурные решения реализации операторов умножения кватернионов [22,23], что делает разницу менее значительной на практике.

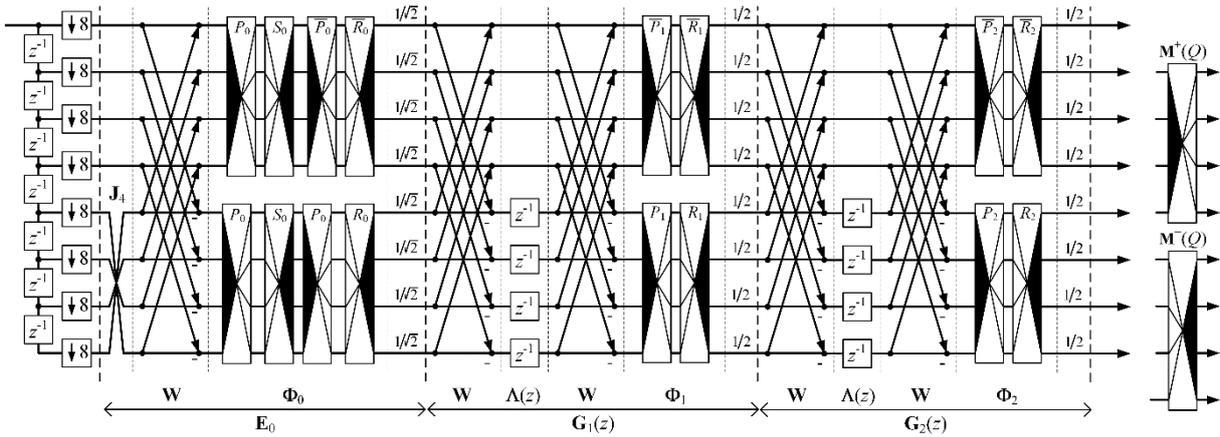


Рис. 1. 8-канальный Q-ПУБФ с линейной ФЧХ ($N = 3$).

3.3 Кватернионный 8-канальный ПУБФ с попарно зеркальной симметрией частотных характеристик

Параметризация ортогональными блочными матрицами операторов умножения кватернионов 8-канального ПУБФ с попарно зеркальной симметрией частотных характеристик (9) определяется как

$$\Phi_i = \begin{bmatrix} \Gamma \mathbf{V}_i \Gamma & \mathbf{0} \\ \mathbf{0} & \mathbf{V}_i \end{bmatrix} = \text{diag} \{ \Gamma, \mathbf{I} \} \cdot \text{diag} \{ \mathbf{M}^- (P_i), \mathbf{M}^- (P_i) \} \times \\ \times \text{diag} \{ \mathbf{M}^+ (Q_i), \mathbf{M}^+ (Q_i) \} \cdot \text{diag} \{ \Gamma, \mathbf{I} \} \quad i = 0..N-2, \quad (18)$$

$$\Phi_{N-1} = \begin{bmatrix} \mathbf{J} \mathbf{V}_{N-1} \Gamma & \mathbf{0} \\ \mathbf{0} & \mathbf{V}_{N-1} \end{bmatrix} = \text{diag} \{ \mathbf{J}, \mathbf{I} \} \cdot \text{diag} \{ \mathbf{M}^- (P_{N-1}), \mathbf{M}^- (P_{N-1}) \} \times \\ \times \text{diag} \{ \mathbf{M}^+ (Q_{N-1}), \mathbf{M}^+ (Q_{N-1}) \} \cdot \text{diag} \{ \Gamma, \mathbf{I} \}$$

Структура, полученная таким образом для $N = 3$, изображена на рисунке 2.

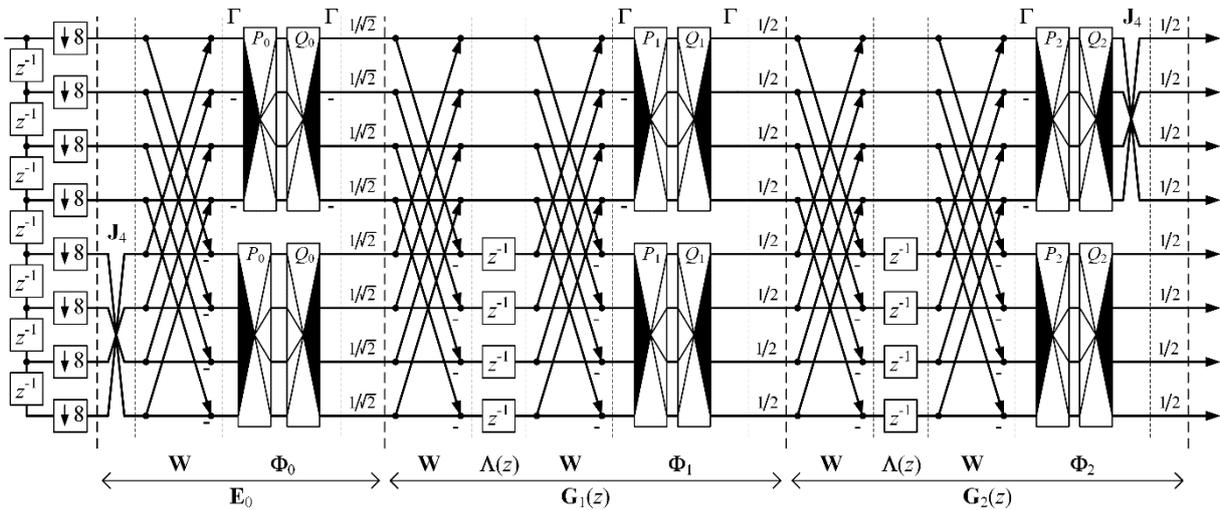


Рис. 2. 8-канальный Q-ПУБФ с попарно зеркальной симметрией частотных характеристик ($N = 3$).

Следует отметить, что блочные матрицы в (17) и (18) можно интерпретировать как матрицы умножения 8-мерных гиперкомплексных чисел, называемых октонионами [18]. Предложенный подход факторизации Q-ПУБФ дает возможность непосредственного выражения условия регулярности первого порядка в значениях коэффициентов решетчатой структуры Q-ПУБФ [20]:

$$Q_{N-1} = \pm \frac{1}{2} \overline{Q_{N-2}} \cdot \overline{Q_0} \cdot \overline{c_1} \cdot \overline{P_0} \cdot \overline{P_{N-1}} \cdot \overline{c_2} \quad (19)$$

где c_1 и c_2 – кватернионы вида: $c_1 = 1 + i - j + k$; $c_2 = 0 + 0i + 0j + k$. Регулярность первого порядка позволяет локализовать постоянную составляющую на выходе БФ, благодаря чему на обработанном изображении будет отсутствовать артефакт “шахматная доска”. Например, для Q-ПУБФ с регулярностью первого порядка значения всех АЧХ фильтров, кроме нулевой, стремятся к $-\infty$ на нулевой частоте [20].

4. Постановка задачи

Высокая вычислительная сложность Q-ПУБФ и требование работы в реальном масштабе времени для многих практических мультимедийных приложений часто предполагает решение в виде специализированной аппаратуры. Благодаря развитию ПЛИС/ FPGA и языков описания структур [24] появилась возможность быстрого создания прототипа системы. Однако, в каждой проблемной области требуется разработка предметной части структурного синтеза системы. В настоящее время методологии проектирования систем на ПЛИС/FPGA основываются на IP-компонентах (IP – intellectual property) [25]. Высоко параметризованные IP-проекты характеризуются большей возможностью повторного использования, в отличие от проектов, выполненных вручную, которые обычно оптимизированы под определенные критерии проектирования и, следовательно, слабо параметризованы. Такие параметры системы как пропускная способность, затраты в ресурсах, формат данных в арифметике с фиксированной запятой являются наиболее определяющими параметрами проекта. IP-компоненты, которые обеспечивают широкий диапазон регулировки данных параметров в процессе создания проекта ПЛИС/FPGA, дают возможность выбора наиболее эффективной архитектуры для конкретного целевого приложения.

Анализ факторизаций (16)-(18) показывает, что базовым элементарным преобразованием Q-ПУБФ является умножение кватернионов (Q-MUL), где один из сомножителей – кватернион-константа, т.е. кватернион с постоянными параметрами. При этом умножение кватернионов – ключевая операция, от эффективной реализации которой зависят характеристики всего преобразования. Следовательно, операция Q-MUL может быть выбрана в качестве параметризуемой IP-компоненты. Прямое умножение матрицы на вектор потребует 16 умножений действительных чисел и 12 алгебраических сложений. В [26] показано как можно вычислить продукт умножения кватернионов на основе 8 действительных умножений, но данная техника не подходит для случая, когда один операнд есть кватернион-константа. Алгоритм выполнения умножения кватернионов на арифметике с фиксированной запятой на основе лестничной структуры представлен в работе [27] (12 операций умножения на действительные числа), где основной компонент схемы – умножитель – накопитель (MAC). Аппаратная реализация MAC-операций на FPGA представляет собой специализированный блок DSP48. К достоинствам использования блоков DSP48 можно отнести универсальность и скорость работы. Однако ограниченное количество блоков DSP48 на FPGA не позволяет использовать данный подход при реализации Q-ПУБФ с длинной импульсной характеристикой или большим числом каналов. Представляют интерес вычислительные схемы умножителя кватернионов без использования устройств действительных умножений. Известно решение реализации умножителя кватернионов на распределенной арифметике на памяти [22], которое позволяет получать сбалансированные схемные решения, как по производительности, так и по потребляемой мощности. Однако, для достижения высокой скорости и точности вычислений здесь необходим большой объем памяти и Q-ПУБФ не является обратимым преобразованием. CORDIC-лестничная параметризация позволяет интегрировать CORDIC-алгоритм «внутри» лестничной схемы умножителя, заменив действительные умножения на микровращения CORDIC-алгоритма: сложение и сдвиг. Параллельные и конвейерные структуры CORDIC процессоров позволяют достигать высокой скорости вычислений [23], но основной недостаток – большая латентность операции Q-MUL и затраты оборудования.

Применение блочной лестничной параметризации оператора умножения кватернионов $\mathbf{M}^+(Q)$ является более предпочтительным, по сравнению с прямой лестничной параметризацией, поскольку позволяет уменьшить количество операций округления ≈ 2.67 раза, что положительно сказывается на этапе кодирования изображений, а реализация ступеней ULV -разложения $\mathbf{M}^+(Q)$ на распределенной арифметике на сумматорах (DA-ADDER) [28] позволит уменьшить аппаратные ресурсы ПЛИС/FPGA и повысить производительность операции Q-MUL по сравнению с распределенной арифметикой на памяти и CORDIC процессором. В основе DA-ADDER лежат последовательные побитные операции над константным вектором при переменном входном векторе. DA-ADDER для уменьшения вычислений использует тот факт, что константный вектор содержит биты равные нулю, к тому же можно выделить общие термы при суммировании [29].

В данной работе предлагается гибкая технология быстрого прототипирования архитектур процессоров Int-Q-ПУБФ на основе ПЛИС/FPGA, в основу которой положена Q-MUL IP-компонента оператора умножения кватернионов на распределенной арифметике на сумматорах DA-ADDER, обеспечивающая широкий диапазон регулировок параметров Int-Q-ПУБФ: амплитудных и фазочастотных характеристик, показателя эффективности кодирования, структурной регулярности, производительности, затрат в ресурсах и форматов данных в арифметике с фиксированной запятой.

5. Блочные лестничные структурные преобразования оператора умножения кватернионов

Блочная лестничная параметризация операторов умножения кватернионов может быть представлена следующим образом [27]:

$$\mathbf{M}^+(Q) = \pm \begin{bmatrix} \mathbf{C}(Q) & -\mathbf{S}(Q) \\ \mathbf{S}(Q) & \mathbf{C}(Q) \end{bmatrix} = \pm \underbrace{\begin{bmatrix} \mathbf{I}_2 & \mathbf{F}(Q) \\ \mathbf{0} & \mathbf{I}_2 \end{bmatrix}}_{\mathbf{U}(Q)} \underbrace{\begin{bmatrix} \mathbf{I}_2 & \mathbf{0} \\ \mathbf{G}(Q) & \mathbf{I}_2 \end{bmatrix}}_{\mathbf{L}(Q)} \underbrace{\begin{bmatrix} \mathbf{I}_2 & \mathbf{H}(Q) \\ \mathbf{0} & \mathbf{I}_2 \end{bmatrix}}_{\mathbf{V}(Q)}, \quad (20)$$

$$\mathbf{M}^-(Q) = \pm \begin{bmatrix} \mathbf{C}(Q) & -\mathbf{S}(Q) \\ \mathbf{S}(Q) & \mathbf{C}(Q) \end{bmatrix} = \pm \begin{bmatrix} \mathbf{I}_2 & \mathbf{\Gamma}_2 \cdot \mathbf{H}(Q) \\ \mathbf{0} & \mathbf{I}_2 \end{bmatrix} \begin{bmatrix} \mathbf{I}_2 & \mathbf{0} \\ \mathbf{G}(Q) \cdot \mathbf{\Gamma}_2 & \mathbf{I}_2 \end{bmatrix} \begin{bmatrix} \mathbf{I}_2 & \mathbf{\Gamma}_2 \cdot \mathbf{F}(Q) \\ \mathbf{0} & \mathbf{I}_2 \end{bmatrix}, \quad (21)$$

$$\text{где} \quad \mathbf{C}(Q) = \begin{bmatrix} q_1 & -q_2 \\ q_2 & q_1 \end{bmatrix}; \quad \mathbf{S}(Q) = \begin{bmatrix} q_3 & q_4 \\ q_4 & -q_3 \end{bmatrix}. \quad (22)$$

Выражения (20) и (21) могут рассматриваться как расширение 2D вращения на случай четырехмерного пространства. Для заданного кватерниона Q и матрицы оператора умножения $\mathbf{M}^+(Q)$ определяется набор матричных выражений, которые могут быть решены однозначно для $\mathbf{F}(Q)$, $\mathbf{G}(Q)$, $\mathbf{H}(Q)$ при условии, что матрица $\mathbf{S}(Q)$ является несингулярной, или более определенно, ненулевой [27]:

$$\begin{aligned} \mathbf{F}(Q) &= (\mathbf{C}(Q) \mp \mathbf{I}_2) \mathbf{S}(Q)^{-1}, \\ \mathbf{G}(Q) &= \mathbf{S}(Q), \\ \mathbf{H}(Q) &= \mathbf{S}(Q)^{-1} (\mathbf{C}(Q) \mp \mathbf{I}_2). \end{aligned} \quad (23)$$

Поскольку матрицы $\mathbf{C}(Q)$, \mathbf{I}_2 , $\mathbf{S}(Q)$ являются ортогональными, то матрицы $\mathbf{F}(Q)$, $\mathbf{G}(Q)$, $\mathbf{H}(Q)$ также будут ортогональными, исходя из свойств умножения ортогональных матриц [19]. Элементы матриц $\mathbf{F}(Q)$, $\mathbf{G}(Q)$, $\mathbf{H}(Q)$ являются вещественными коэффициентами блочной лестничной параметризации. Однако, динамический диапазон коэффициентов матриц $\mathbf{F}(Q)$, $\mathbf{G}(Q)$, $\mathbf{H}(Q)$ увеличивается, что неприемлемо для арифметики с фиксированной запятой.

9 СИСТЕМАТИЧЕСКИЙ ПОДХОД СИНТЕЗА ПЛИС/FPGA АРХИТЕКТУР БАНКОВ ФИЛЬТРОВ

Приведение параметров множителя к динамическому диапазону $[-1;1]$ может быть достигнуто, если оператор умножения кватерниона выбирать согласно правилу [27]:

$$\mathbf{M}^{\pm}(Q) = \begin{cases} \mathbf{P}_{post} \cdot \mathbf{M}^{\pm}(\tilde{Q}) \cdot \mathbf{P}_{pre}, & \text{если } \det(\mathbf{P}) = 1, \\ \mathbf{P}_{post} \cdot \mathbf{M}^{\mp}(\tilde{Q}) \cdot \mathbf{P}_{pre}, & \text{если } \det(\mathbf{P}) = -1, \end{cases} \quad (24)$$

где \mathbf{P} – матрица перестановки, которая связывает Q и $\tilde{Q} = \mathbf{P} \cdot Q$. Матрицы \mathbf{P}_{pre} и \mathbf{P}_{post} являются матрицами пред-/постобработки, состоящей в перестановке и возможно в изменении знаков компонент кватерниона Q , например, $Q = q_1 + q_2i + q_3j + q_4k$ и $\tilde{Q} = q_4 + q_2i - q_1j + q_3k$: $Qx = \mathbf{M}^{\pm}(Q)x = \mathbf{P}_{post} \mathbf{M}^{\pm}(\tilde{Q}) \mathbf{P}_{pre} x$. Обе эти операции эквивалентны с вычислительной точки зрения. Принимая во внимание соотношение между левым и правым операторами умножения кватернионов (14) и на основе матриц перестановок \mathbf{P}_{pre} и \mathbf{P}_{post} , а также коэффициентов блочной лестничной параметризации $\mathbf{F}(Q)$, $\mathbf{G}(Q)$, $\mathbf{H}(Q)$ левого оператора умножения $\mathbf{M}^+(Q)$ определяются правила модификации для операторов умножения $\mathbf{M}^+(\bar{Q})$, $\mathbf{M}^-(Q)$ и $\mathbf{M}^-(\bar{Q})$ (см. таблицу 1).

Таблица 1

Правила модификации операторов умножения кватернион $\mathbf{M}^+(Q)$

№	Целевой оператор умножения $\mathbf{M}^{\pm}(Q)$	Правило модификации оператора для \tilde{Q}
1	$\mathbf{M}^+(Q)$	$\tilde{\mathbf{P}}_{pre} = \mathbf{P}_{pre}; \tilde{\mathbf{P}}_{post} = \mathbf{P}_{post},$ $\tilde{\mathbf{F}} = \mathbf{F}; \tilde{\mathbf{G}} = \mathbf{G}; \tilde{\mathbf{H}} = \mathbf{H},$
2	$\mathbf{M}^+(\bar{Q})$	$\tilde{\mathbf{P}}_{pre} = \mathbf{P}_{post}^T; \tilde{\mathbf{P}}_{post} = \mathbf{P}_{pre}^T,$ $\tilde{\mathbf{F}} = -\mathbf{H}; \tilde{\mathbf{G}} = -\mathbf{G}; \tilde{\mathbf{H}} = -\mathbf{F},$
3	$\mathbf{M}^-(Q)$	$\tilde{\mathbf{P}}_{pre} = (\mathbf{P}_{post}^T) \mathbf{D}_c; \tilde{\mathbf{P}}_{post} = \mathbf{D}_c (\mathbf{P}_{pre}^T),$ $\tilde{\mathbf{F}} = -\mathbf{H}; \tilde{\mathbf{G}} = -\mathbf{G}; \tilde{\mathbf{H}} = -\mathbf{F},$
4	$\mathbf{M}^-(\bar{Q})$	$\tilde{\mathbf{P}}_{pre} = \mathbf{P}_{pre} \cdot \mathbf{D}_c; \tilde{\mathbf{P}}_{post} = \mathbf{D}_c \cdot \mathbf{P}_{post},$ $\tilde{\mathbf{F}} = \mathbf{F}; \tilde{\mathbf{G}} = \mathbf{G}; \tilde{\mathbf{H}} = \mathbf{H},$

Таким образом, структура обратимого оператора умножения кватернионов на основе блочной лестничной схемной параметризации представляет собой каскадное соединение блочных матриц $\mathbf{F}(Q)$, $\mathbf{G}(Q)$, $\mathbf{H}(Q)$ (прямое преобразование, см. рис. 3) и их инверсное включение с отрицательным знаком (обратное преобразование – умножение на сопряженный кватернион \bar{Q}) [27]. При этом, ошибки округления, соответствующих результатов умножений, взаимно компенсируются секциями прямого и обратного преобразований. Входной вектор x проходит три ступени обработки (прямое преобразование, см. рис. 3) $\mathbf{F}(Q)$, $\mathbf{G}(Q)$, $\mathbf{H}(Q)$ для формирования произведения $\mathbf{M}^+(Q) \cdot x$.

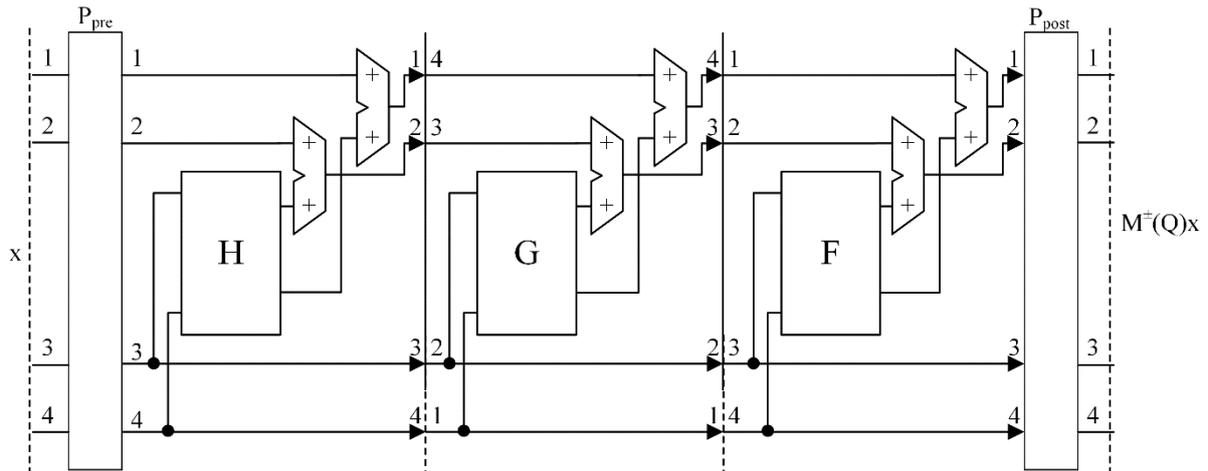


Рис. 3. Структурная схема Q-MUL IP-компоненты для левого оператора умножения кватернионов (прямое преобразование)

Умножение в блоках **H**, **G**, **F** может быть реализовано на основе 2D CORDIC-алгоритмов [23] или распределенной арифметике на памяти (DA-ROM) [22]. Конвейерные структуры 2D CORDIC процессоров и параллельные реализации умножения в блоках на DA-ROM позволяют достигать высокой скорости вычислений, но основной недостаток – большая латентность операции Q-MUL (2D CORDIC) и затраты оборудования (2D CORDIC и DA-ROM). Другим альтернативным подходом реализации Q-MUL IP-компоненты может быть распределенная арифметика на сумматорах DA-ADDER [29]. Постоянные коэффициенты A_k вектора **A** представляются в двоичной нормированной форме ($|A_k| < 1$), а не переменные компоненты x_k входного вектора **X** как в DA-ROM:

$$y = \sum_{k=1}^L \left[\sum_{n=1}^{B-1} A_{kn} 2^{-n} \right] x_k = \sum_{n=1}^B \left[\sum_{k=1}^L A_{kn} \cdot x_k \right] 2^{-n}, \quad (25)$$

где A_{kn} – биты (0 или 1), B – количество разрядов в каждом элементе входного слова данных. Поскольку A_{kn} может принимать только значение 0 или 1, то терм $\sum A_{kn} \cdot x_k = S_n$ представляет собой комбинацию x_k . В DA-ADDER термы $\sum A_{kn} \cdot x_k$ реализуются в виде дерева сумматоров. На каждом цикле работы устройства, входные данные подаются на входы дерева сумматоров для вычисления частичного результата ($\sum A_{kn} \cdot x_k$), которые складываются или вычитаются с делением на два значения регистра-накопителя. В схеме DA-ADDER связи между сумматорами фиксируются жестко, в результате чего постоянные коэффициенты не могут быть изменены без перестройки структуры дерева сумматоров.

6. Конвейерная схема Q-MUL IP-компоненты: параметризация

Процесс получения результата умножения входного кватерниона $\mathbf{x} = [x_1, x_2, x_3, x_4]^T$ на кватернион-константу Q разделяется на пять ступеней:

$$\begin{aligned} \mathbf{y} &= Q \cdot \mathbf{x} = \mathbf{M}^+(Q) \cdot \mathbf{x} = \mathbf{P}_{post} \cdot \mathbf{M}^+(\tilde{Q}) \cdot \mathbf{P}_{pre} \cdot \mathbf{x} = \\ &= \mathbf{P}_{post} \cdot \underbrace{\begin{bmatrix} \mathbf{I}_2 & \mathbf{F}(\tilde{Q}) \\ \mathbf{0} & \mathbf{I}_2 \end{bmatrix}}_{\mathbf{U}(\tilde{Q})} \cdot \underbrace{\begin{bmatrix} \mathbf{I}_2 & \mathbf{0} \\ \mathbf{G}(\tilde{Q}) & \mathbf{I}_2 \end{bmatrix}}_{\mathbf{L}(\tilde{Q})} \cdot \underbrace{\begin{bmatrix} \mathbf{I}_2 & \mathbf{H}(\tilde{Q}) \\ \mathbf{0} & \mathbf{I}_2 \end{bmatrix}}_{\mathbf{V}(\tilde{Q})} \cdot \mathbf{P}_{pre} \cdot \mathbf{x} \end{aligned} \quad (26)$$

Две ступени перестановки входных переменных $\mathbf{x}(\mathbf{P}_{pre})$ и формирования результата умножения $\mathbf{y}(\mathbf{P}_{post})$ обусловлены модификацией исходного кватерниона константы Q и три ступени вычисления внутренних продуктов умножения соответствующих разложению $\mathbf{V}(\tilde{Q})$, $\mathbf{L}(\tilde{Q})$,

11 СИСТЕМАТИЧЕСКИЙ ПОДХОД СИНТЕЗА ПЛИС/FPGA АРХИТЕКТУР БАНКОВ ФИЛЬТРОВ

$U(\tilde{Q})$. С целью упрощения блоков перестановки данных (матрицы \mathbf{P}_{pre} , \mathbf{P}_{post} в (26) и $\Gamma_{M/2}$ в (18)) операция изменения знака выносится и предлагается включить ее внутрь лестничной структуры, т.е. в соответствующие ступени Q-MUL IP-компоненты $V(\tilde{Q})$, $L(\tilde{Q})$, $U(\tilde{Q})$, выполнив выходные сумматоры каждой ступени конвейерной схемы (см. рис. 3) в виде сумматоров/вычитателей, управление которыми осуществляется соответствующими векторами знаков $\mathbf{SH} = [SH_1, SH_2]^T$, $\mathbf{SG} = [SG_1, SG_2]^T$, $\mathbf{SF} = [SF_1, SF_2]^T$:

$$y = (\mathbf{B}_{post} \cdot \mathbf{L}) \cdot \underbrace{\begin{bmatrix} \mathbf{I}_2 & \mathbf{F}(\tilde{Q}) \\ \mathbf{0} & \mathbf{I}_2 \end{bmatrix}}_{\mathbf{U}(\tilde{Q})} \cdot \underbrace{\begin{bmatrix} \mathbf{I}_2 & \mathbf{0} \\ \mathbf{G}(\tilde{Q}) & \mathbf{I}_2 \end{bmatrix}}_{\mathbf{L}(\tilde{Q})} \cdot \underbrace{\begin{bmatrix} \mathbf{I}_2 & \mathbf{H}(\tilde{Q}) \\ \mathbf{0} & \mathbf{I}_2 \end{bmatrix}}_{\mathbf{V}(\tilde{Q})} \cdot (\mathbf{R} \cdot \mathbf{B}_{pre}) \cdot \mathbf{x}, \quad (27)$$

где матрицы перестановок определяются как

$$\mathbf{B}_{pre} = |\mathbf{P}_{pre}|, \quad \mathbf{B}_{post} = |\mathbf{P}_{post}|, \quad (28)$$

а соответствующие матрицы знаков

$$\begin{aligned} \mathbf{R} &= \mathbf{P}_{pre} \cdot \mathbf{B}_{pre}^{-1} = \text{diag}(r_1, r_2, r_3, r_4), \quad r_i \in (-1, 1), \\ \mathbf{L} &= \mathbf{B}_{post}^{-1} \cdot \mathbf{P}_{post} = \text{diag}(l_1, l_2, l_3, l_4), \quad l_i \in (-1, 1). \end{aligned} \quad (29)$$

Таким образом, функциональная схема Q-MUL IP-компоненты (рис. 3) оператора умножения кватернионов $\mathbf{M}^+(P_1)$ параметризована следующим набором параметров: матрицами перестановок \mathbf{B}_{pre} и \mathbf{B}_{post} , векторами знаков $\mathbf{SH}, \mathbf{SG}, \mathbf{SF}$, а также соответствующими структурами деревьев сумматоров блоков распределенной арифметики $\mathbf{F}(\tilde{Q}), \mathbf{G}(\tilde{Q}), \mathbf{H}(\tilde{Q})$ и приведена на рисунке 4.

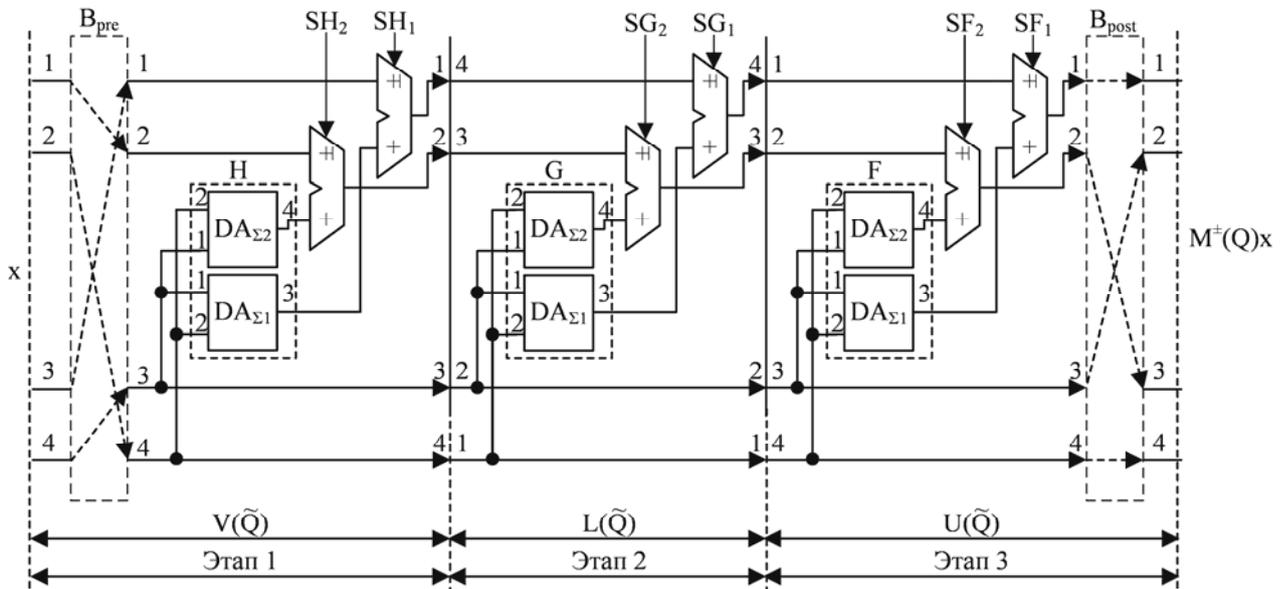


Рис. 4. Функциональная схема Q-MUL IP компоненты оператора $\mathbf{M}^+(Q)$ умножения кватернионов

Продукт первого этапа обработки (см. рис. 4) и согласно (27) определяется следующим образом:

$$\mathbf{y}_V = \begin{bmatrix} 1 & 0 & h_{11} & h_{12} \\ 0 & 1 & h_{21} & h_{22} \\ 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 1 \end{bmatrix} \begin{bmatrix} r_1 & 0 & 0 & 0 \\ 0 & r_2 & 0 & 0 \\ 0 & 0 & r_3 & 0 \\ 0 & 0 & 0 & r_4 \end{bmatrix} \mathbf{B}_{pre} \cdot \mathbf{x} = \mathbf{V}(\tilde{Q}) \cdot \mathbf{R} \cdot \mathbf{B}_{pre} \cdot \mathbf{x}.$$

После умножения справа матрицы знаков \mathbf{R} на $\mathbf{H}(\tilde{Q})$ ступени факторизации $\mathbf{V}(\tilde{Q})$ формируются вектор знаков $\mathbf{SH}(SH_1 = r_1, SH_2 = r_2)$ и определяется изменение знаков коэффициентов $\mathbf{H}(\tilde{Q})$:

$$\mathbf{y}_V = \begin{bmatrix} 1 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 \\ 0 & 0 & r_3 & 0 \\ 0 & 0 & 0 & r_4 \end{bmatrix} \begin{bmatrix} SH_1 & 0 & r_3 \cdot h_{11} & r_4 \cdot h_{12} \\ 0 & SH_2 & r_3 \cdot h_{21} & r_4 \cdot h_{22} \\ 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 1 \end{bmatrix} \mathbf{B}_{pre} \cdot \mathbf{x}.$$

Выходной продукт Q-MUL IP-компоненты оператора $\mathbf{M}^+(\tilde{Q})$ формируется как результат умножения \mathbf{y}_L выхода второго этапа $\mathbf{L}(\tilde{Q})$ на $\mathbf{F}(\tilde{Q})$ ступени факторизации $\mathbf{U}(\tilde{Q})$:

$$\mathbf{y} = \mathbf{B}_{post} \cdot \begin{bmatrix} l_1 & 0 & 0 & 0 \\ 0 & l_2 & 0 & 0 \\ 0 & 0 & l_3 & 0 \\ 0 & 0 & 0 & l_4 \end{bmatrix} \begin{bmatrix} 1 & 0 & f_{11} & f_{12} \\ 0 & 1 & f_{21} & f_{22} \\ 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 1 \end{bmatrix} \mathbf{y}_L = \mathbf{B}_{post} \cdot \mathbf{L} \cdot \mathbf{U}(\tilde{Q}) \cdot \mathbf{y}_L.$$

Компоненты $SF_1 = l_1$, $SF_2 = l_2$ вектора знаков \mathbf{SF} и изменения знаков коэффициентов $\mathbf{F}(\tilde{Q})$ определяются из выражения:

$$\mathbf{y} = \mathbf{B}_{post} \cdot \begin{bmatrix} SF_1 & 0 & \left(\frac{l_1}{l_3}\right) \cdot f_{11} & \left(\frac{l_1}{l_4}\right) \cdot f_{12} \\ 0 & SF_2 & \left(\frac{l_2}{l_3}\right) \cdot f_{21} & \left(\frac{l_2}{l_4}\right) \cdot f_{22} \\ 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 1 \end{bmatrix} \begin{bmatrix} 1 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 \\ 0 & 0 & l_3 & 0 \\ 0 & 0 & 0 & l_4 \end{bmatrix} \mathbf{y}_L. \quad (30)$$

Таким образом, результат умножения входного кватерниона \mathbf{x} на оператор умножения $\mathbf{M}^+(\tilde{Q})$ формируется как результат перемножения следующих матриц:

$$\mathbf{y} = \mathbf{B}_{post} \cdot \begin{bmatrix} SF_1 & 0 & \left(\frac{l_1}{l_3}\right) \cdot f_{11} & \left(\frac{l_1}{l_4}\right) \cdot f_{12} \\ 0 & SF_2 & \left(\frac{l_2}{l_3}\right) \cdot f_{21} & \left(\frac{l_2}{l_4}\right) \cdot f_{22} \\ 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 1 \end{bmatrix} \cdot \begin{bmatrix} 1 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 \\ 0 & 0 & l_3 & 0 \\ 0 & 0 & 0 & l_4 \end{bmatrix} \cdot \mathbf{L}(\tilde{Q}) \times \begin{bmatrix} 1 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 \\ 0 & 0 & r_3 & 0 \\ 0 & 0 & 0 & r_4 \end{bmatrix} \cdot \begin{bmatrix} SH_1 & 0 & r_3 \cdot h_{11} & r_4 \cdot h_{12} \\ 0 & SH_2 & r_3 \cdot h_{21} & r_4 \cdot h_{22} \\ 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 1 \end{bmatrix} \cdot \mathbf{B}_{pre} \cdot \mathbf{x}. \quad (31)$$

13 СИСТЕМАТИЧЕСКИЙ ПОДХОД СИНТЕЗА ПЛИС/FPGA АРХИТЕКТУР БАНКОВ ФИЛЬТРОВ

Компоненты SG_1 и SG_2 вектора знаков \mathbf{SG} , а также изменение знаков коэффициентов $\mathbf{G}(\tilde{Q})$ находятся в результате следующей модификации этапа $\mathbf{L}(\tilde{Q})$ разложения (27):

$$\begin{aligned}
 & \begin{bmatrix} 1 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 \\ 0 & 0 & l_3 & 0 \\ 0 & 0 & 0 & l_4 \end{bmatrix} \begin{bmatrix} 1 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 \\ g_{11} & g_{12} & 1 & 0 \\ g_{21} & g_{22} & 0 & 1 \end{bmatrix} \begin{bmatrix} 1 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 \\ 0 & 0 & r_3 & 0 \\ 0 & 0 & 0 & r_4 \end{bmatrix} = \\
 & = \begin{bmatrix} 1 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 \\ l_3 \cdot g_{11} & l_3 \cdot g_{12} & l_3 \cdot r_3 & 0 \\ l_4 \cdot g_{21} & l_4 \cdot g_{22} & 0 & l_4 \cdot r_4 \end{bmatrix} = \begin{bmatrix} 1 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 \\ l_3 \cdot g_{11} & l_3 \cdot g_{12} & SG_1 & 0 \\ l_4 \cdot g_{21} & l_4 \cdot g_{22} & 0 & SG_2 \end{bmatrix}, \tag{32}
 \end{aligned}$$

где $SG_1 = l_3 \cdot r_3$ и $SG_2 = l_4 \cdot r_4$. В таблице 2 приведены расчетные формулы изменения знаков лестничных коэффициентов для множителя кватернионов $\mathbf{M}^+(\tilde{Q})$. Аналогичным образом можно получить правила изменения знаков матриц разложения $\mathbf{V}(\tilde{Q})$, $\mathbf{L}(\tilde{Q})$, $\mathbf{U}(\tilde{Q})$ для правого операнда умножения кватернионов $\mathbf{M}^+(Q)$ и матрицы $\Gamma_{M/2}$ (18).

Таблица 2

Правила изменения знаков коэффициентов лестничной структуры оператора умножения кватернионов $\mathbf{M}^+(Q)$

Оператор умножения	Лестничные коэффициенты множителя кватернионов
$\mathbf{M}^+(Q)$	$\mathbf{SH} = [SH_1, SH_2]^T = [r_1, r_2]; \mathbf{SG} = [SG_1, SG_2]^T = [l_3 \cdot r_3, l_4 \cdot r_4]; \mathbf{SF} = [SF_1, SF_2]^T = [l_1, l_2],$ $\tilde{f}_{11} = l_1 \cdot f_{11}; \tilde{f}_{21} = l_2 \cdot f_{21}; \tilde{f}_{12} = l_1 \cdot f_{12}; \tilde{f}_{22} = l_2 \cdot f_{22};$ $\tilde{g}_{11} = l_3 \cdot g_{11}; \tilde{g}_{21} = l_4 \cdot g_{21}; \tilde{g}_{12} = l_3 \cdot g_{12}; \tilde{g}_{22} = l_4 \cdot g_{22};$ $\tilde{h}_{11} = r_3 \cdot h_{11}; \tilde{h}_{21} = r_3 \cdot h_{21}; \tilde{h}_{12} = r_4 \cdot h_{12}; \tilde{h}_{22} = r_4 \cdot h_{22}.$
$\Gamma_4 \cdot \mathbf{M}^+(Q)$	$\mathbf{SH} = [SH_1, SH_2]^T = [r_1, r_2]; \mathbf{SG} = [SG_1, SG_2]^T = [l_3 \cdot r_3, -l_4 \cdot r_4]; \mathbf{SF} = [SF_1, SF_2]^T = [l_1, -l_2];$ $\tilde{f}_{11} = l_1 \cdot f_{11}; \tilde{f}_{21} = -l_2 \cdot f_{21}; \tilde{f}_{12} = l_1 \cdot f_{12}; \tilde{f}_{22} = -l_2 \cdot f_{22};$ $\tilde{g}_{11} = l_3 \cdot g_{11}; \tilde{g}_{21} = -l_4 \cdot g_{21}; \tilde{g}_{12} = l_3 \cdot g_{12}; \tilde{g}_{22} = -l_4 \cdot g_{22};$ $\tilde{h}_{11} = r_3 \cdot h_{11}; \tilde{h}_{21} = r_3 \cdot h_{21}; \tilde{h}_{12} = r_4 \cdot h_{12}; \tilde{h}_{22} = r_4 \cdot h_{22}.$
$\mathbf{M}^+(Q) \cdot \Gamma_4$	$\mathbf{SH} = [SH_1, SH_2]^T = [r_1, -r_2]; \mathbf{SG} = [SG_1, SG_2]^T = [l_3 \cdot r_3, -l_4 \cdot r_4]; \mathbf{SF} = [SF_1, SF_2]^T = [l_1, l_2];$ $\tilde{f}_{11} = l_1 \cdot f_{11}; \tilde{f}_{21} = l_2 \cdot f_{21}; \tilde{f}_{12} = l_1 \cdot f_{12}; \tilde{f}_{22} = l_2 \cdot f_{22};$ $\tilde{g}_{11} = l_3 \cdot g_{11}; \tilde{g}_{21} = l_4 \cdot g_{21}; \tilde{g}_{12} = l_3 \cdot g_{12}; \tilde{g}_{22} = l_4 \cdot g_{22};$ $\tilde{h}_{11} = r_3 \cdot h_{11}; \tilde{h}_{21} = r_3 \cdot h_{21}; \tilde{h}_{12} = -r_4 \cdot h_{12}; \tilde{h}_{22} = -r_4 \cdot h_{22}.$

Предложенная функциональная схема Q-MUL IP-компоненты является универсальной, поскольку изменение векторов знаков \mathbf{SH} , \mathbf{SG} , \mathbf{SF} , матриц \mathbf{V}_{post} , \mathbf{V}_{pre} и коэффициентов блока распределённой арифметики на сумматорах \mathbf{H} , \mathbf{G} , \mathbf{F} позволяют не меняя структуру множителя $\mathbf{M}^+(Q)$ вычислять все используемые модификации операторов множителей кватернионов в Int-Q-ПУБФ. Таким образом, внесение операции изменения знаков входного кватерниона внутрь блочной лестничной структуры позволило унифицировать VHDL-описание структуры Q-MUL IP-компоненты.

7. Расчет обратимого Int-Q-ПУБФ на основе Q-MUL IP-компоненты

ПЛИС/FPGA реализация Int-Q-ПУБФ предполагает минимизацию латентности Q-MUL IP-компоненты, коэффициенты блочной лестничной факторизации (23) которой должны выбираться с минимальным количеством единиц в двоичном коде их представления в распределенной арифметике на сумматорах DA-ADDER (25). Синтез Int-Q-ПУБФ строится на основе численных методов с ограничениями на аппаратную реализацию: длину слова (B) и число бит равных единице (K) в двоичном коде лестничных коэффициентов $\mathbf{F}(\tilde{Q})$, $\mathbf{G}(\tilde{Q})$, $\mathbf{H}(\tilde{Q})$. Эффективность Int-Q-ПУБФ оценивается по следующим показателям:

1) частотная избирательность – максимальное ослабление в полосе непропускания каналов банка фильтров ε_{SBE} , выраженная в терминах энергии [2]:

$$\varepsilon_{SBE} = \sum_{k=0}^{M-1} \int_{\omega \in \mathcal{Q}_k} |H_k(e^{j\omega})|^2 d\omega, \quad (33)$$

где \mathcal{Q}_k – полоса задержки k -ого фильтра банка фильтров.

2) коэффициент эффективности кодирования (CG) [2]:

$$CG = 10 \lg \frac{\frac{1}{M} \sum_{k=0}^{M-1} \sigma_{xk}^2}{\left(\prod_{k=0}^{M-1} \sigma_{xk}^2 \right)^{\frac{1}{M}}}, \quad (34)$$

где σ_{xk}^2 – дисперсия сигнала в k -ом канале банка фильтров. Показатель CG характеризует степень компактности энергии в субполосах Int-Q-ПУБФ. Значения дисперсии σ_{xk}^2 для M -канального банка фильтров определяется диагональными элементами автокорреляционной матрицы \mathbf{R}_{yy} выходного сигнала $y(n)$ [2]:

$$\sigma_{xk}^2 = [\mathbf{R}_{yy}]_{kk}, \quad \mathbf{R}_{yy} = \mathbf{H}\mathbf{R}_{xx}\mathbf{H}^T$$

$$[\mathbf{H}]_{kn} = h_k(L-1-n); \quad k = (0, \dots, M-1); \quad n = 0, \dots, L-1,$$

где \mathbf{R}_{yy} – автокорреляционная матрица выходного сигнала $y(n)$; \mathbf{R}_{xx} – автокорреляционная матрица входного сигнала $x(n)$; \mathbf{H} – ортогональные матрицы, которые определяются передаточными функциями банка фильтров $H_k(z)$ ($k = 1 \dots M$). Входной сигнал $x(n)$ с автокорреляционной матрицей \mathbf{R}_{xx} помощью формируется на основе авторегрессионной модели первого порядка AR(1) с единичной дисперсией и коэффициентом корреляции 0.95. Данная модель сигнала соответствует обработке естественных изображений.

3) ошибка (ε_q) реконструкции сигнала банком синтеза, обусловленная квантованием лестничных коэффициентов $\mathbf{F}(\tilde{Q})$, $\mathbf{G}(\tilde{Q})$, $\mathbf{H}(\tilde{Q})$ в Int-Q-ПУБФ:

$$\varepsilon_q = \max(|\tilde{x}(n) - x(n)|), \quad (35)$$

где $\tilde{x}(n)$ – данные на выходе Int-Q-ПУБФ синтеза; $x(n)$ – данные на входе Int-Q-ПУБФ анализа.

Полярная форма представления кватерниона ($Q = |Q| \cdot e^{j\psi} \cdot e^{k\chi}$, для $-\pi \leq \psi \leq \pi$, $-\frac{\pi}{2} \leq \chi \leq \frac{\pi}{2}$) позволяет сократить число степеней свободы до трех и легко параметризовать кватернионы с нормой $|Q|$ равной единице. Условие $|Q|=1$ является обязательным для использования блочной лестничной параметризации умножителя кватернионов. Минимальное значение K дает возможность эффективно применить параллельную распределенную арифметику на сумматорах.

15 СИСТЕМАТИЧЕСКИЙ ПОДХОД К СИНТЕЗУ ПЛИС/FPGA АРХИТЕКТУР БАНКОВ ФИЛЬТРОВ

Задача синтеза может быть сформулирована как задача поиска условного экстремума: найти такую точку $x^* = [\varphi_1^*, \psi_1^*, \chi_1^*, \dots, \varphi_i^*, \psi_i^*, \chi_i^*]^T \in X, i = (0, \dots, 2N-1)$, в которой целевая функция $f(x^*) = \min_{x \in X} f(x)$, $f(x) = -CG(x)$ имеет локальный минимум при заданных ограничениях $X = \{x \mid g_j(x) \leq 0, j = (1, \dots, p)\}$.

$$g_1(x) = \varepsilon_{SBE}(x) - \varepsilon_{minSBE} \leq 0; g_2(x) = \varepsilon_q(x) - \varepsilon_{maxq} \leq 0, \quad (36)$$

где ε_{minSBE} – минимально допустимое ослабление в полосе пропускания во всех каналах; ε_{maxq} – максимально допустимый уровень ошибки реконструкции сигнала.

В качестве метода оптимизации выбран метод множителей Лагранжа [30]. Функция Лагранжа имеет вид:

$$L(x, \mu^k, r^k) = f(x) + P(x, \mu^k, r^k),$$

$$P(x, \mu^k, r^k) = \frac{1}{2r^k} \sum_{j=1}^p \left\{ \left[\max(0, \mu_j^k + r^k g_j(x)) \right]^2 - (\mu_j^k)^2 \right\},$$

где $P(x, \mu^k, r^k)$ – штрафная функция; $\mu^k = (\mu_1^k, \dots, \mu_p^k)$ – вектор множителей Лагранжа; r^k – параметр штрафа; k – номер итерации.

Алгоритм синтеза лестничных коэффициентов для 8-канального Int-Q-ПУБФ приведен в таблице 3.

Таблица 3

Алгоритм расчета коэффициентов Int-Q-ПУБФ

№	Описание этапа работы алгоритма
1.	Задать начальные значения следующих параметров: начальную точку $x = x_0$; начальное значение штрафа $r = [0.1; 1]$; шаг приращения параметра штрафа $C = [4; 10]$; погрешность решения $\varepsilon > 0$ (остановка алгоритма); начальное значение вектора множителей Лагранжа μ ; разрядность слова B лестничных коэффициентов; порядок факторизации N ; ε_{minSBE} ; ε_{maxq} ; K ; $k = 0$.
2.	Составить модифицированную функцию Лагранжа $L(x, \mu^k, r^k)$.
3.	Найти точку $x^*(\mu^k, r^k)$ безусловного минимума функции $L(x, \mu^k, r^k)$ по x : $L(x^*, \mu^k, r^k) = \min_{x \in \mathbb{R}^n} L(x, \mu^k, r^k),$ при этом для определения параметров $CG(x)$, $\varepsilon_{SBE}(x)$, $\varepsilon_q(x)$, функций ограничений $g_j(x)$, выполнить:
	• преобразование вектора $x = [\varphi_1, \psi_1, \chi_1, \dots, \varphi_i, \psi_i, \chi_i]^T$ в кватернионы P_i и Q_i , согласно полярной форме представления;
	• вычислить кватернион Q_{N-1} согласно (19);
	• вычислить значения коэффициентов лестничных структур $F_i(\tilde{Q})$, $G_i(\tilde{Q})$, $H_i(\tilde{Q})$ и матрицы перестановок P_{pre} , P_{post} для каждого кватерниона P_i и Q_i ;
	• вычислить для вектора параметров $x = [\varphi_1, \psi_1, \chi_1, \dots, \varphi_i, \psi_i, \chi_i]^T$ выход $y(n)$ Int-Q-ПУБФ системы анализ-синтез;
	• определить параметры $CG(x)$, $\varepsilon_{SBE}(x)$, $\varepsilon_q(x)$.
4.	Вычислить значение функции $P(x^*, \mu^k, r^k)$:
	если $ P(x^*(\mu^k, r^k), \mu^k, r^k) \leq \varepsilon$ тогда
	вернуть минимум функции Лагранжа $x^*(\mu^k, r^k)$ и переход к пункту 6.

	иначе
	пересчет параметров штрафа r^{k+1} , множителей μ_j^{k+1} для ограничений-неравенств: $r^{k+1} = C \cdot r^k; \mu_j^{k+1} = \max\{0, \mu_j^k + r^k g_j(x^*(\mu^k, r^k))\}.$
5.	Положить $x^{k+1} = x^*(\mu^k, r^k)$; $k = k + 1$ и переход к пункту 2.
6.	Выполнить преобразования целевых умножителей кватернионов к виду $\mathbf{M}^+(\cdot)$, в соответствии с таблицей 1.
7.	Для всех кватернионов определить компоненты векторов знаков \mathbf{SH} , \mathbf{SG} , \mathbf{SF} и изменение знаков лестничных коэффициентов $\mathbf{H}(\tilde{Q})$, $\mathbf{G}(\tilde{Q})$, $\mathbf{F}(\tilde{Q})$ в соответствии с таблицей 2.
8.	Конец алгоритма

Начальные точки x_0 выбираются случайным образом, поскольку отсутствует информация о расположении глобального минимума функции $L(x, \mu^k, r^k)$. Синтез коэффициентов рекомендуется начинать при $B=64$ и $K=64$, после чего полученное решение x^* , использовать как начальную точку x_0 , например, для $B=12$ и $K=3$. Поскольку минимизация функции $L(x, \mu^k, r^k)$ сразу в арифметике с параметрами $B=12$ и $K=3$ (“грубое” квантование) приводит к остановке алгоритма синтеза из-за наличия “ступенчатости” функции. Число итераций работы алгоритма синтеза Int-Q-ПУБФ не превышает десяти.

Значения коэффициентов лестничных структур вычисляются и квантуются для 24 возможных комбинаций кватерниона \tilde{Q} и матриц \mathbf{P}_{post} , \mathbf{P}_{pre} из которых выбирается одна комбинация удовлетворяющая следующим условиям: 1) значения коэффициентов должны располагаться в диапазоне от -1 до 1 ; 2) ошибка факторизации матрицы $\mathbf{M}^+(\tilde{Q})$ в виде лестничной структуры должна быть минимальной; 3) число бит равных единице K в лестничных коэффициентах, представленных в прямом двоичном коде, должно быть минимальным.

В таблице 4 приведены основные характеристики синтезированного 8-канального Int-Q-ПУБФ анализа для различных ограничений на аппаратную реализацию. Из анализа таблицы 4 видно, что сбалансированное решение Int-Q-ПУБФ получается для схемотехнических ограничений $B=12$ и $K=3$. Квантование коэффициентов не повлияло на свойство полного восстановления (ошибка восстановления ε_q практически равна нулю). При этом Int-Q-ПУБФ характеризуется высоким значением показателя эффективности кодирования $CG=9.49$ дБ, частотной избирательности $\varepsilon_{SBE} = -21,3$ дБ, а степень ослабления постоянной составляющей сигнала DC Att. равна -49 дБ.

Таблица 4

Характеристики 8-канального Int-Q-ПУБФ для различных ограничений на аппаратную реализацию

Арифметика		ε_{SBE} (дБ)	ε_q	CG (дБ)	DC Att. (дБ)
B	K				
64	64	-20.6	$6.7 \cdot 10^{-16}$	9.37	-300
16	16	-20.6	$6.7 \cdot 10^{-16}$	9.37	-95.3
12	12	-20.6	$6.7 \cdot 10^{-16}$	9.37	-65.11
8	8	-20.2	$6.7 \cdot 10^{-16}$	9.39	-39.83
16	3	-21.3	$6.7 \cdot 10^{-16}$	9.49	-49.22
12	3	-21.3	$6.7 \cdot 10^{-16}$	9.49	-49.22

В таблице 5 приведены настроечные параметры (коэффициенты блочной лестничной параметризации \mathbf{F} , \mathbf{G} , \mathbf{H} , вектора знаков \mathbf{SF} , \mathbf{SG} , \mathbf{SH} и матрицы коммутации \mathbf{B}_{pre} , \mathbf{B}_{post})

17 СИСТЕМАТИЧЕСКИЙ ПОДХОД СИНТЕЗА ПЛИС/FPGA АРХИТЕКТУР БАНКОВ ФИЛЬТРОВ

Q-MUL IP-компонент операторов $\mathbf{M}^\pm(\cdot)$ умножения кватернионов для данного 8-канального (8x24)Int-Q-ПУБФ анализа с линейной ФЧХ и попарно зеркальной симметрией частотных характеристик канальных фильтров.

Таблица 5

Настройочные параметры 8-канального (8x24)Int-Q-ПУБФ ($B=12, K=3$)

$\mathbf{M}^\pm(\cdot)$	$f_{11} = f_{22},$ $f_{12} = -f_{21}$	$SF_1,$ SF_2	$g_{11} = g_{22},$ $g_{12} = -g_{21}$	$SG_1,$ SG_2	$h_{11} = h_{22},$ $h_{12} = -h_{21}$	$SH_1,$ SH_2	$\mathbf{B}_{pre},$ \mathbf{B}_{post}
$\mathbf{M}^+(P_1)$	$+(2^{-5} + 2^{-4} + 2^{-3})$	+	$+(2^{-10} + 2^{-9} + 2^{-2})$	+	$-(2^{-4} + 2^{-3} + 2^{-1})$	-	[3142]
	$-(2^{-3} + 2^{-2} + 2^{-1})$	-	$+(2^{-8} + 2^{-5} + 2^{-3})$	-	$-(2^{-6} + 2^{-4} + 2^{-1})$	-	[1324]
$\mathbf{M}^-(P_2)$	$-(2^{-8} + 2^{-6})$	-	$+(2^{-5} + 2^{-4} + 2^{-3})$	+	$-(2^{-8} + 2^{-5} + 2^{-2})$	-	[4132]
	$-(2^{-7} + 2^{-5} + 2^{-2})$	+	$+(2^{-5} + 2^{-4} + 2^{-3})$	-	$+(2^{-8} + 2^{-6} + 2^{-5})$	-	[1342]
$\mathbf{M}^+(P_3)$	$+(2^{-4} + 2^{-3} + 2^{-2})$	-	$-(2^{-7} + 2^{-4} + 2^{-3})$	-	$-(2^{-5} + 2^{-2} + 2^{-1})$	+	[1234]
	$+(2^{-6} + 2^{-3} + 2^{-1})$	-	$+(2^{-6} + 2^{-3} + 2^{-2})$	-	$-(2^{-12} + 2^{-10})$	+	[1234]
$\mathbf{M}^+(Q_1)$	$+(2^{-6} + 2^{-4} + 2^{-2})$	-	$-(2^{-8} + 2^{-6} + 2^{-5})$	+	$+(2^{-5} + 2^{-3} + 2^{-2})$	-	[2431]
	$-(2^{-6} + 2^{-5} + 2^{-2})$	-	$+(2^{-8} + 2^{-6} + 2^{-4})$	-	$+(2^{-7} + 2^{-4} + 2^{-3})$	+	[1423]
$\mathbf{M}^+(Q_2)$	$-(2^{-6} + 2^{-5} + 2^{-1})$	+	$-(2^{-7} + 2^{-6} + 2^{-5})$	+	$+(2^{-7} + 2^{-3} + 2^{-1})$	+	[1432]
	$+(2^{-5} + 2^{-3} + 2^{-2})$	+	$-(2^{-8} + 2^{-5} + 2^{-4})$	+	$-(2^{-8} + 2^{-7} + 2^{-2})$	+	[1432]
$\mathbf{M}^-(Q_3)$	$+(2^{-4} + 2^{-2} + 2^{-1})$	-	$+(2^{-5} + 2^{-4} + 2^{-1})$	-	$+(2^{-7} + 2^{-4} + 2^{-3})$	-	[2314]
	$-(2^{-7} + 2^{-6} + 2^{-3})$	+	$-(2^{-8} + 2^{-4} + 2^{-1})$	-	$-(2^{-4} + 2^{-2} + 2^{-1})$	+	[1342]

Характеристики целочисленного 8-канального (8x24)Int-Q-ПУБФ показаны на рис. 5. Анализ амплитудно-частотных (АЧХ) $|H_k(e^{j\omega})|$ и фазочастотных характеристик (ФЧХ) $\arg(H_k(e^{j\omega}))$ данного банка фильтров анализа (см. рис. 5а) показывает, что Int-Q-ПУБФ характеризуется линейностью ФЧХ, что обусловлено симметрией импульсных характеристик (см. рис. 5б) канальных фильтров ($L=24$ отсчета). АЧХ системы анализ-синтез $|T(e^{j\omega})|$ представляет собой прямую линию (см. рис. 5а), что свидетельствует о наличии свойства полного восстановления в Int-Q-ПУБФ. На рисунке 5в приведены масштабирующая и вейвлет функции. Вейвлет-функции являются гладкими и симметричными. Таким образом, Int-Q-ПУБФ может рассматриваться как многополосное вейвлет преобразование, эффективность которых в сжатии изображений высокая.

Сравнительный анализ Int-Q-ПУБФ для числа каналов $M=8$, отсчетов импульсной характеристики ($L=16, 24$ и 32) и схемотехнических ограничений ($B=12$ и $K=3$) с другими известными преобразованиями (см. [32], таблицу 2) по параметрам: $CG, \varepsilon_{SBE}, DC\ Att.$ показывает, что предложенный Int-Q-ПУБФ с блочной лестничной параметризацией характеризуется высокими показателями эффективности: (8x16)Int-Q-ПУБФ CG (9.64дБ vs. 9.27дБ), ε_{SBE} (-18.2дБ vs. -18.0дБ), $DC\ Att.$ = -40дБ; (8x24) Int-Q-ПУБФ CG (9.49дБ vs. 9.38дБ), ε_{SBE} (-21.3дБ vs. -19.3дБ), $DC\ Att.$ = -49дБ; (8x32) Int-Q-ПУБФ CG (9.48дБ vs. 9.46дБ), ε_{SBE} (-

24.8.дБ vs. -18.9дБ), DC Att. = -38дБ), параметр DC Att. для схмотехнических ограничений ($B = 64$ и $K = 64$) равен -316дБ и Q-ПУБФ могут рассматриваться как банки фильтров не имеющие утечки по постоянному току, т.е. как оптимальные по показателю DC Att. Показатели эффективности для преобразований из ([32], таблица 2) соответствуют реализации с плавающей запятой.

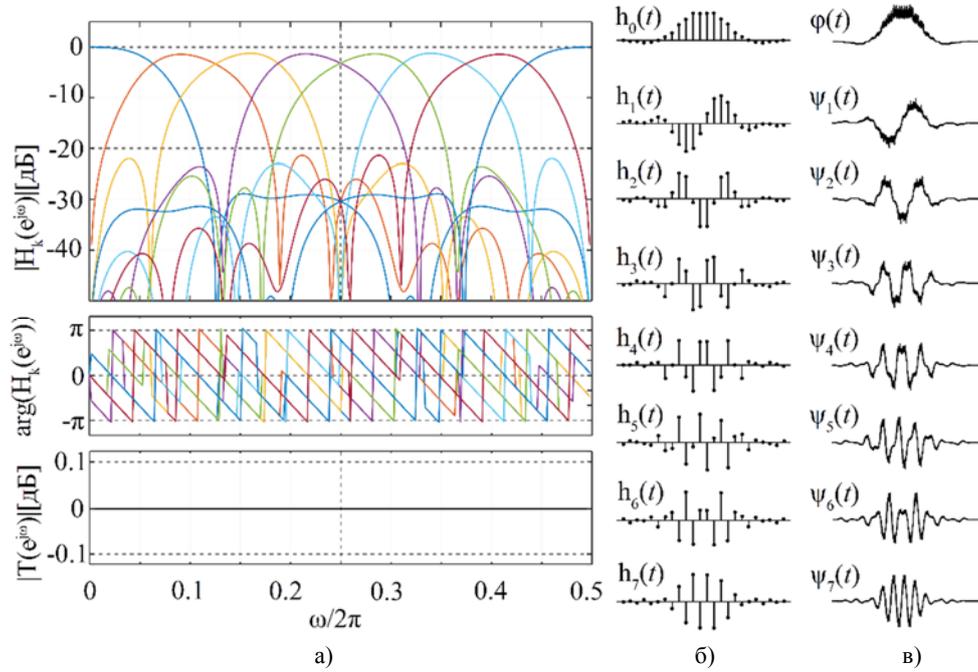


Рис. 5. Характеристики целочисленного 8-канального (8x24)Int-Q-ПУБФ ($B = 12, K = 3$):
 а) – АЧХ, ФЧХ и АЧХ системы анализ-синтез, б) – импульсные характеристики канальных фильтров;
 в) – масштабирующая и вейвлет функции

8. ПЛИС/FPGA многоступенчатые конвейерные архитектуры Int-Q-ПУБФ

8.1 Реализация ступени Q-MUL IP-компоненты

Рассмотрим процесс вычисления матриц перестановок \mathbf{B}_{pre} , \mathbf{B}_{post} и векторов-знаков \mathbf{SF} , \mathbf{SG} , \mathbf{SH} на примере оператора умножения кватернионов $\Gamma_4 \cdot \mathbf{M}^+(P_1 = p_1 + p_2i + p_3j + p_4k)$. В результате приведения кватерниона P_1 к динамическому диапазону $[-1,1]$ модифицированный кватернион равен $\tilde{P}_1 = p_3 + p_1i + p_4j + p_2k$. Если определитель матрицы перестановок $\det(\mathbf{P}) = -1$, то в соответствии с (24) происходит смена оператора умножения на противоположный $\mathbf{M}^+(P) = \mathbf{M}^-(\tilde{P})$:

$$\mathbf{M}^+(P_1) = \mathbf{P}_{post} \mathbf{M}^-(\tilde{P}_1) \mathbf{P}_{pre},$$

$$\mathbf{P}_{pre} = \begin{bmatrix} 0 & 0 & -1 & 0 \\ -1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 1 \\ 0 & 1 & 0 & 0 \end{bmatrix}, \mathbf{P}_{post} = \begin{bmatrix} 1 & 0 & 0 & 0 \\ 0 & 0 & 1 & 0 \\ 0 & -1 & 0 & 0 \\ 0 & 0 & 0 & -1 \end{bmatrix}.$$

Поскольку оператор умножения кватернионов всегда $\mathbf{M}^+(P)$, то в соответствии со строкой 3 таблицы 1 приведение целевого оператора умножения $\mathbf{M}^-(\tilde{P}_1)$ будет осуществлено, если выбрать

$$\mathbf{P}_{pre} = \begin{bmatrix} 1 & 0 & 0 & 0 \\ 0 & 0 & 1 & 0 \\ 0 & -1 & 0 & 0 \\ 0 & 0 & 0 & 1 \end{bmatrix}; \mathbf{P}_{post} = \begin{bmatrix} 0 & -1 & 0 & 0 \\ 0 & 0 & 0 & -1 \\ 1 & 0 & 0 & 0 \\ 0 & 0 & -1 & 0 \end{bmatrix}.$$

Согласно выражениям (28) и (29) матрицы перестановок \mathbf{B}_{pre} , \mathbf{B}_{post} и матрицы знаков \mathbf{R} , \mathbf{L} определяются следующим образом:

$$\mathbf{B}_{pre} = |\mathbf{P}_{pre}| = \begin{bmatrix} 1 & 0 & 0 & 0 \\ 0 & 0 & 1 & 0 \\ 0 & 1 & 0 & 0 \\ 0 & 0 & 0 & 1 \end{bmatrix}; \mathbf{B}_{post} = |\mathbf{P}_{post}| = \begin{bmatrix} 0 & 1 & 0 & 0 \\ 0 & 0 & 0 & 1 \\ 1 & 0 & 0 & 0 \\ 0 & 0 & 1 & 0 \end{bmatrix},$$

$$\mathbf{R} = \mathbf{P}_{pre} \cdot \mathbf{B}_{pre}^{-1} = \text{diag}([1, 1, -1, 1]); \mathbf{L} = \mathbf{B}_{post}^{-1} \cdot \mathbf{P}_{post} = \text{diag}([1, -1, -1, -1]).$$

Далее из таблицы 2, строка 2 определяются вектора знаков оператора $\Gamma_4 \cdot \mathbf{M}^+(P_1)$ умножения кватернионов:

$$\mathbf{SH} = [SH_1, SH_2]^T = [r_1, r_2]^T = [1, 1]^T, \mathbf{SG} = [SG_1, SG_2]^T = [l_3 \cdot r_3, l_4 \cdot r_4] = [1, 1]^T;$$

$$\mathbf{SF} = [SF_1, SF_2]^T = [1, 1]^T.$$

Архитектура блока распределенной арифметики на сумматорах \mathbf{H} для оператора кватернионов $\mathbf{M}^+(P_1)$ приведена на рисунке 6. Критический путь блока распределенной арифметики на сумматорах равен 3-м операциям сложения/вычитания, а умножителя кватернионов – 4-м операциям сложения/вычитания, согласно рис. 4. Общая латентность умножителя кватернионов составит 12 операций сложения/вычитания. Матрицы \mathbf{B}_{post} , \mathbf{B}_{pre} и операции сдвига в блоке распределенной арифметики на сумматорах реализуются как коммутация соответствующих входных шин и таким образом не приводят к дополнительным затратам оборудования.

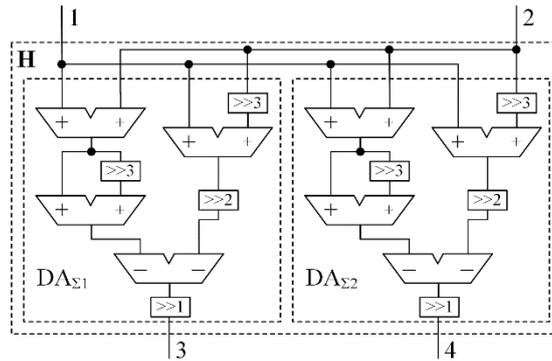


Рис. 6. Блок распределенной арифметики на сумматорах (\mathbf{H})

8.2 Параллельно-поточный процессор 8-канального 8x24Int-Q-ПУБФ

Параллельно-конвейерная структура процессора 8-канального 8x24Int-Q-ПУБФ с попарно зеркальной симметрией частотных характеристик (см. (20) для $N = 3$) на основе встроенных Q-MUL IP-компонент с распределенной арифметической на сумматорах изображен на рисунке 8. Архитектура процессора Int-Q-ПУБФ включает два параллельно работающих многоступенчатых конвейера из Q-MUL IP-компонент. Следует отметить, что все умножители кватернионов имеют одинаковую структуру (это отражено на рисунке 7 черным треугольником сверху блока), но выполняют разные операции в соответствии с факторизацией (18) и рис. 2.

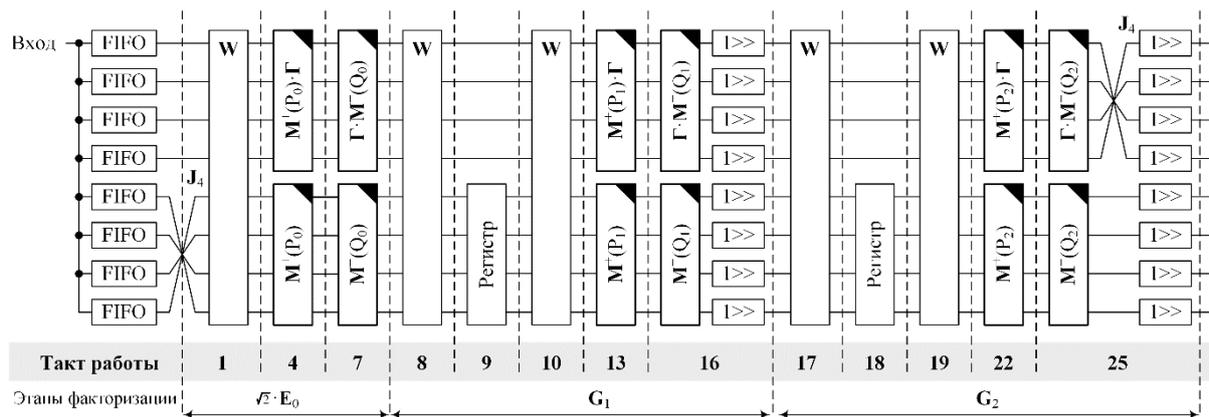


Рис. 7. Многоступенчатый конвейер 8-канального 8x24Int-Q-ПУБФ

Входной поток данных разбивается на части по 8 отсчетов, которые помещаются в соответствующие буферы памяти типа FIFO для согласования скорости работы процессора с частотой ввода данных в банк фильтров. Операция, определяющая период тактовой частоты конвейера процессора Int-Q-PUFB - время выполнения ступени конвейера Q-MUL IP-компоненты: четыре операции сложения / вычитания. Операция задержки реализована на основе регистров и составляет один такт синхронизации процессора. Полное время задержки процессора равно 25 периодам синхронизации. Q-ПУБФ синтеза состоит из одинаковых компонентов как и Q-ПУБФ анализа, но переставленных в обратном порядке в соответствии с (11).

Рабочая версия системы анализ/синтез была получена с использованием библиотеки NUMERIC_STD. Моделирование работы разработанных описаний проводилось в системе Xilinx ISE 14.7, подтвердившее правильность работы, для кристалла Xilinx ZYNQ xc7z030-3fbg676. Результаты синтеза системы анализ/синтез приведены в таблице 7. Из анализа таблицы 7 можно сделать вывод, что Int-Q-ПУБФ анализа и синтеза имеют одинаковые аппаратные затраты. Частота синхронизации работы Q-MUL IP-компоненты составляет 200МГц. Таким образом, производительность умножителя кватернионов равна 200 миллионам умножений кватернионов в секунду, а обработка входных данных 8-канальным 8x 24Int-Q-PUFB ведется с максимальной скоростью 8x 200 миллионов входных выборок в секунду.

Таблица 7

Результаты синтеза каждой ступени системы анализ/синтеза

Компонент	Slices, шт	Slice Resisters, шт	Slice LUTs, шт	LUT-FF pairs, шт
Int-Q-ПУБФ анализа	1588	3562	5604	5756
Int-Q-ПУБФ синтеза	1596	3623	5615	5677
Умножитель $M^+(P_1)$	159	217	431	469

9. Заключение

В работе предложена гибкая технология быстрого прототипирования архитектур процессоров Int-Q-ПУБФ на основе ПЛИС/FPGA, в основу которой положена Q-MUL IP-компонента оператора умножения кватернионов на распределенной арифметике на сумматорах, обеспечивающая широкий диапазон регулировок параметров Int-Q-ПУБФ: амплитудных и фазочастотных характеристик, показателя эффективности кодирования, структурной регулярности, производительности, затрат в ресурсах и форматов данных в арифметике с фиксированной запятой.

10. Список литературы

1. Rao K., Hwang J. Techniques and Standards for Image, Video, and Audio Coding. — Prentice Hall, 1996. — P. 563. — ISBN: 9780133099072.

2. Vaidyanathan P. P. Multirate Systems and Filter Banks. — Englewood Cliffs, NJ : Prentice-Hall, 1993. — P. 911.
3. Крот А. М., Кудрявцев В. О. Теория анализа и синтеза банк-фильтров и их применение // Успехи современной радиоэлектроники. — 1999. — № 2. — С. 3–17.
4. Suzuki T., Tanaka Y., Ikehara M. Lifting-based paraunitary filterbanks for lossy/lossless image coding // Proc. EUSIPCO. — Vol. 6. — 2006.
5. Pennebaker W. B., Mitchell J. L. JPEG: Still image compression standard. — New York, NY : Van Nostrand Reinhold, 1993.
6. Taubman D., Marcellin M. JPEG2000: image compression fundamentals, standards, and practice. — Boston : Kluwer Academic Publishers, 2002.
7. ISO/IEC 29199-2:2012. Information technology – JPEG XR image coding system – Part 2: Image coding specification. — 2012.
8. Chen Y. J., Oraintara S., Nguyen T. Integer discrete cosine transform (IntDCT) // Proc. 2nd ICICS. — Vol. 99. — 1999.
9. Liang J., Tran T. D. Fast multiplierless approximations of the DCT with the lifting scheme // IEEE Trans. Signal Process. — 2001. — Dec. — Vol. 49, no. 12. — P. 3032–3044.
10. Petrovsky A., Rodionov M., Petrovsky A. Dynamic reconfigurable on the lifting steps wavelet packet processor with frame-based psychoacoustic optimized time- frequency tiling for real-time audio applications // Design and Architectures for Digital Signal Processing. — InTech, 2013. — P. 30.
11. Lattice structure for regular paraunitary linear-phase filterbanks and m -band orthogonal symmetric wavelets / S. Oraintara, T. D. Tran, P. N. Heller, T. Q. Nguyen // IEEE Trans. Signal Process. — 2001. — Nov. — Vol. 49, no. 11. — P. 2659–2672.
12. Gan L., Ma K.-K. A simplified lattice factorization for linear-phase paraunitary filter banks with pairwise mirror image frequency responses // IEEE Trans. Circuits Syst. II. — 2004. — Jan. — Vol. 51, no. 1. — P. 3–7.
13. Choukroun D., Bar-Itzhack I., Oshman Y. Novel quaternion kalman filter // IEEE Trans. Aerosp. Electron. Syst. — 2006. — Jan. — Vol. 42, no. 1. — P. 174–190.
14. Miron S., Le Bihan N., Mars J. Quaternion-MUSIC for vector-sensor array processing // IEEE Trans. Signal Process. — 2006. — April. — Vol. 54, no. 4. — P. 1218–1229.
15. Parfieniuk M., Petrovsky A. Quaternionic building block for paraunitary filter banks // Proc. 12th European Signal Processing Conf. (EUSIPCO). — Vienna, Austria, 2004. — 6–10 Sep. — P. 1237–1240.
16. Парфенюк М., Петровский А. А. Параунитарные банки фильтров на основе алгебры кватернионов: теория и применение // Цифровая Обработка Сигналов. — 2008. — № 1. — С. 22–36.
17. Karney C. Quaternions in molecular modeling // J. Molecular Graphics and Modelling. — 2007. — Vol. 25, no. 5. — P. 595–604.
18. Кантор И. Л., Солодовников А. С. Гиперкомплексные числа. — М : Наука, 1973. — С. 145.
19. Baker H. G. Quaternions and orthogonal 4×4 real matrices. — 1996. — Jun. — <http://www.gamedev.net/reference/articles/article428.asp>.
20. Parfieniuk M., Petrovsky A. Inherently lossless structures for eight- and six-channel linear-phase paraunitary filter banks based on quaternion multipliers // Signal Process. — 2010. — Vol. 90. — P. 1755–1767.
21. Gan L., Ma K.-K. A simplified lattice factorization for linear-phase perfect reconstruction filter bank // IEEE Signal Process. Lett. — 2001. — Jul. — Vol. 8, no. 7. — P. 207–209.
22. Petrovsky N., Stankevich A., Petrovsky A. Low read-only memory distributed arithmetic implementation of quaternion multiplier using split matrix approach // Electronics Letters. — 2014. — Nov. — Vol. 50, no. 24. — P. 1809–1811.

23. Петровский Н. А., Станкевич А. В., Петровский А. А. CORDIC техника для фиксированного угла вращения в операции умножения кватернионов // Информатика. — 2015. — № 48. — С. 85–108.
24. Бибило П. Н. Основы языка VHDL: Учебное пособие. Изд. 6-е. — Москва : Книжный дом ЛИБРОКОМЛ, 2014. — С. 328.
25. A systematic approach for synthesizing VLSI architectures of lifting-based filter banks and transforms / R. Bartholoma, T. Greiner, F. Kesel, W. Rosenstiel // IEEE Trans. Circuits Syst. I. — 2008. — Aug. — Vol. 55, no. 7. — P. 1939–1952.
26. The complexity of the quaternion product : Rep. : TR 75-245 / Cornell University ; Executor: T. D. Howell, J. C. Lafon : 1975. — Jun. — Access mode: <http://www.theworld.com/~sweetser/quaternions/ps/cornellcstr75-245.pdf>.
27. Parfieniuk M., Petrovsky A. Quaternion multiplier inspired by the lifting implementation of plane rotations // IEEE Trans. Circuits Syst. I. — 2010. — Oct. — Vol. 57, no. 10. — P. 2708–2717.
28. Petrovsky N. A., Rybenkov E. V., Petrovsky A. A. Design and implementation of reversible integer quaternionic paraunitary filter banks on adder-based distributed arithmetic // 2017 Signal Processing: Algorithms, Architectures, Arrangements, and Applications (SPA). — IEEE, 2017. — P. 17–22.
29. Chang T. S., Chen C., Jen C. W. New distributed arithmetic algorithm and its application to idct // IEE Proceedings - Circuits, Devices and Systems. — 1999. — Aug. — Vol. 146, no. 4. — P. 159–163.
30. Корн Г. А., Корн Т. М. Справочник по математике для научных работников и инженеров. — Москва : «Наука», 1974. — С. 832.
31. Li B., Gao X. A method for initializing free parameters in lattice structure of linear phase perfect reconstruction filter bank // Signal Processing. — 2014. — may. — Vol. 98. — P. 243–251.

Поступила **.**.2018

*Белорусский государственный университет
информатики и радиоэлектроники,
Минск, П. Бровка, 6*

*e-mail: rybenkov.e@gmail.com,
nick.petrovsky@bsuir.by*

E.V. Rybenkov, N.A. Petrovsky

A SYSTEMATIC APPROACH FOR SYNTHESIZING FPGA ARCHITECTURES OF BLOCK LIFTING-BASED FILTER BANKS IN QUATERNION ALGEBRA

Nowadays, the methodology for designing systems on a chip is based on highly parameterized IP components, which for a specific target application provide a wide range of adjustment of costs in resources, fixed point arithmetic data formats, and system performance. The article presents a systematic approach for synthesizing FPGA architectures of integer reversible paraunitary filter banks in quaternion algebra (Int-Q-PUBB) for L2L (lossless-to-lossy) image transformed encoding. It is shown that the basic elementary transformation of the filter bank is the operation of quaternion multiplication (Q-MUL), the block-lifting factorization of which and the distributed arithmetic on the adder are the basis of the parametrizable Q-MUL IP-component. Implementation of Int-Q-PUBB on FPGA Xilinx Zynq 7010, with 8-channel 8x24 Int-Q-PUBB has a perfect reconstruction of the input data for the fixed fixed point format, small hardware resources and short pipeline latency in comparison with the known solutions on CORDIC-processors and distributed arithmetic approach.