

ПРИКЛАДНЫЕ ИНФОРМАЦИОННЫЕ ТЕХНОЛОГИИ

УДК 621.192(035)

В.В. Анищенко, Л.И. Кульбак, Т.С. Мартинович, В.К. Фисенко

НАДЕЖНОСТЬ ПОТОКОВОГО УРОВНЯ
СУПЕРКОМПЬЮТЕРОВ СЕМЕЙСТВА СКИФ

Приведена структурная схема потоковой вычислительной системы, обоснованы показатели ее надежности и получены формулы расчета этих показателей. В качестве примера дан расчет надежности конкретной модели потоковой вычислительной системы.

Введение

Суперкомпьютеры семейства СКИФ предполагают создание моделей двухуровневой архитектуры, причем у каждого уровня имеются свои архитектурные и аппаратные решения [1, 2]. Первый уровень представляет собой классический кластер [3] (тесно связанную сеть), состоящий из вычислительных узлов (ВУ), второй уровень (потоковый) – модули однородной вычислительной среды [4]. Вычислительные системы семейства СКИФ могут быть либо одного уровня (кластерные или потоковые), либо двух уровней (смешанные).

К сожалению, на начальном этапе разработки семейства суперкомпьютеров СКИФ не было уделено должного внимания таким важным характеристикам суперкомпьютеров, как надежность и отказоустойчивость. По этой причине работы в области надежности и отказоустойчивости суперкомпьютеров семейства СКИФ были начаты с задержкой, причем если для кластерных вычислительных систем семейства СКИФ такие работы уже ведутся [5–8], то исследования в области надежности потоковых вычислительных систем (ПВС) начаты сравнительно недавно.

1. Структурная схема ПВС

Прежде чем приступить к выбору показателей надежности (ПН), необходимо рассмотреть структурную схему ПВС.

ПВС представляет собой сеть вычислительных узлов, каждый из которых – модуль на базе однородной вычислительной среды (ОВС).

Базовый вычислительный модуль (БВМ) ОВС является конструктивной и функциональной единицей, которая может функционировать как самостоятельно, так и в составе ПВС. С точки зрения надежности БВМ ОВС состоит из четырех частей: контроллера модуля, блока управления матрицей, матрицы ОВС, системы электропитания и вентиляции.

Контроллер модуля ОВС предназначен для решения задач управления и обмена информацией на уровне БВМ ОВС. Он также обеспечивает подключение периферийных устройств и сопряжение с другими вычислительными устройствами ПВС. Основой для реализации контроллера является системный блок ПЭВМ.

Матрица ОВС представляет собой поле однородной вычислительно-запоминающей среды, образующее двухслойную прямоугольную решетку (матрицу) однотипных процессоров. Матрица выполнена из двух – четырех плат. На каждой плате в общем случае размещено по N СБИС (чипов) в M рядов по R чипов в ряду. Каждая СБИС состоит из K однобитных процессоров, блока управления СБИС, системы диагностики.

Блок управления матрицей предназначен для выполнения следующих основных функций: подготовки данных для запуска программ и сохранения результатов, запуска и остановки программ, обеспечения процесса выполнения программ, взаимодействия с системой коммутации, диагностики системы.

Реальные структурные схемы ПВС иногда отличаются от приведенной выше. Так, например, ПВС ВМ 5200 семейства СКИФ (рис. 1) состоит из управляющей ЭВМ и одного БВМ ОВС. Управляющая ЭВМ ВМ 5200.Е000 является сервером, который организует работу всех микропроцессоров матрицы ОВС как единой ПВС на всех этапах ее функционирования. Основными из этих этапов являются конфигурация системы, активизация матрицы ОВС, тестирование и реконфигурация ПВС, поддержка диалога с оператором ПВС.

На управляющей ЭВМ находится все системное и прикладное программное обеспечение (ПО), которое необходимо не только для работы самой машины, но и для работы матрицы ОВС.

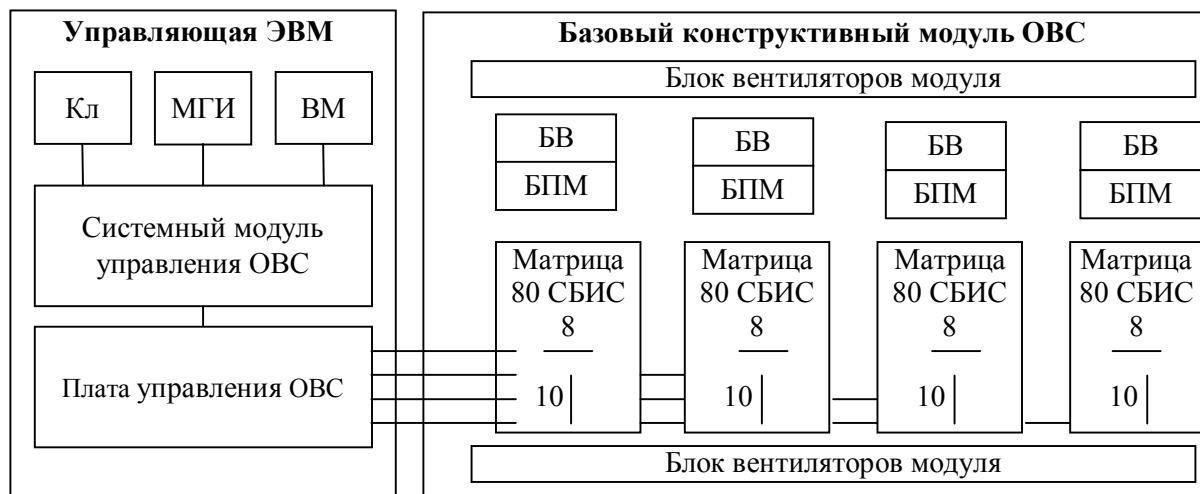


Рис. 1. Структурная схема ПВС ВМ 5200: Кл – клавиатура; ВМ – видеомонитор; БВ – блок вентиляторов матрицы; БПМ – блок электропитания матрицы; МГИ – манипулятор графической информации

Управляющая ЭВМ представляет собой системный модуль, к которому подключены видеомонитор, клавиатура, манипулятор графической информации и локальная вычислительная сеть Fast Ethernet. В системном модуле размещены материнская плата ПЭВМ со стандартной начинкой и встроенным адаптером локальной вычислительной сети и плата управления ОВС. Плата управления ОВС предназначена для выполнения следующих функций: подготовки данных для запуска программ и сохранения результатов, запуска и остановки программ, обеспечения процесса выполнения программ, взаимодействия с системой коммутации, диагностики системы.

В данном случае матрица выполнена из двух – четырех плат. На каждой плате размещены 80 чипов в 10 рядов по 8 чипов в ряду. Ряды плат объединяются. Каждый чип включает 25 однобитных процессоров с прямоугольной структурой 5×5 , блок управления чипом и систему диагностики.

Система электропитания состоит из блоков питания (БП), по одному на каждую плату, и обеспечивает электропитанием платы матрицы. Все БП объединяются для параллельной работы и тем самым повышают надежность системы.

Система вентиляции предназначена для обеспечения комфортного теплового режима работы матрицы ОВС и остальных составных частей ПВС. Она состоит из системы вентиляции стойки и системы вентиляции матрицы ОВС. Система вентиляции стойки включает два блока вытяжных вентиляторов (верхнего и нижнего) по три вентилятора в каждом. В системе вентиляции матрицы ОВС на каждую плату приходится один блок из двух нагнетающих вентиляторов.

Следует отметить существенную особенность загрузки матрицы ОВС. Загрузка чипов матрицы производится по строкам чипов, при этом процессоры одного чипа загружаются последовательно. При наличии в чипе одного или нескольких неисправных процессоров они при загрузке обходятся. Иначе происходит загрузка чипов. Если в строке чипов появляется неисправный, то он препятствует загрузке всех остальных чипов в строке. Если неисправным оказывается первый чип в строке, то не представляется возможным загрузить все чипы данной

строки. ПО ПВС при загрузке позволяет обходить неисправные строки чипов путем перехода на очередную строку.

2. Показатели надежности ПВС и ее составных частей

В работе [4] указывалось, что нормативный документ, регламентирующий выбор номенклатуры показателей надежности, делит все изделия по работоспособности на изделия вида 1, которые могут находиться только в двух состояниях – работоспособном и неработоспособном, и изделия вида 2, которые могут находиться в нескольких частично работоспособных состояниях.

Очевидно, что ПВС следует отнести к изделиям вида 2, так как она может использоваться по назначению и при снижении производительности из-за отказов процессоров в чипах матрицы ОВС и чипов в целом. Для изделий вида 2 в качестве основного ПН рекомендуется применять коэффициент сохранения эффективности. В качестве меры эффективности ПВС целесообразно использовать пиковую производительность, которая пропорциональна числу процессоров, доступных ПО ПВС для использования в вычислительном процессе. В работе [4] указывалось, что изделия вида 2 допускается приводить к виду 1 путем установления определенного критерия их отказа. Для изделий вида 1 выберем необходимый минимум ПН:

безотказность – среднюю наработку на отказ T_O ;

безотказность и ремонтпригодность (комплексный ПН) – коэффициент готовности K_G .

Установим следующие ПН для составных частей ПВС изделий вида 1:

– среднюю наработку на отказ $T_{O,j}, j=1, \dots, K$;

– интенсивность отказов $L_{O,j}, j=1, \dots, K$;

– среднее время восстановления $T_{B,j}, j=1, \dots, K$;

– коэффициент готовности $K_{G,j}, j=1, \dots, K$.

Здесь K – количество составных частей в ПВС.

Показатели надежности матрицы ОВС, состояние которой описывается графом состояний, согласно [4] вычисляются по следующим формулам:

$$K_{G.M} = \sum P_i, i \in W_{PC}; \quad (1)$$

$$T_{O.M} = \frac{\sum P_i, i \in W_{PC}}{\sum P_i L_{i,j}, i \in W_{PC-HPC}, j \in W_{HPC-PC}}; \quad (2)$$

$$T_{B.M} = \frac{\sum P_i, i \in W_{HPC}}{\sum P_i L_{i,j}, i \in W_{HPC-PC}, j \in W_{PC-HPC}}; \quad (3)$$

$$K_{ЭФ.М} = \sum P_i E_i / E_0, i \in W_{PC}, \quad (4)$$

где W – множество состояний матрицы ОВС;

W_{PC} – подмножество работоспособных состояний матрицы ОВС;

W_{HPC} – подмножество неработоспособных состояний матрицы ОВС;

W_{PC-HPC} – подмножество работоспособных состояний, из которых имеется непосредственный переход в подмножество неработоспособных состояний матрицы ОВС;

W_{HPC-PC} – подмножество неработоспособных состояний матрицы ОВС, из которых имеется непосредственный переход в подмножество работоспособных состояний матрицы ОВС;

$L_{i,j}$ – интенсивность перехода из состояния i в состояние j ;

P_i – вероятность пребывания матрицы ОВС в i -м состоянии;

E_i – эффективность матрицы ОВС в i -м состоянии;

E_0 – эффективность матрицы ОВС в исходном состоянии.

Вероятности P_i являются корнями системы алгебраических уравнений, составляемых по графу состояний в соответствии с определенными правилами [4].

Конкретизируем формулы (1)–(4). Рассмотрим матрицу ОВС, состоящую из N строк и M столбцов чипов микропроцессоров. Пусть отказ чипа приводит к потере доступа ПО ПВС к части чипов данной строки, но не нарушает возможность использования ПВС с уменьшенной производительностью, соответствующей потере части чипов этой строки. Допустим, что вероятность повторного отказа чипов в одной строке пренебрежимо мала по сравнению с вероятностью возникновения отказа в других полноценных строках и возможно снижение производительности ПВС в n строках. В этом случае при простейшем потоке отказов чипов и экспоненциальном распределении времени восстановления матрицы ОВС [5] граф состояний матрицы в процессе ее эксплуатации будет иметь вид, показанный на рис. 2.

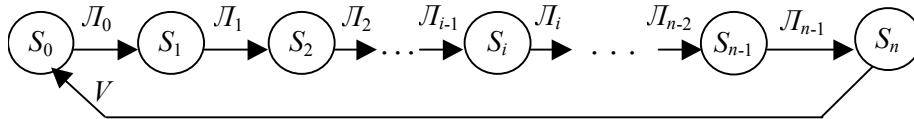


Рис. 2. Граф состояний матрицы ОВС: S_0 – исходное состояние матрицы ОВС, когда все N строк матрицы доступны ПО ПВС; S_i , $i=1, \dots, n$ – состояния матрицы ОВС после отказа i строк матрицы; L_i , $i=0, \dots, n-1$ – интенсивность перехода из состояния S_i в состояние S_{i+1} ; V – интенсивность восстановления матрицы ОВС

Интенсивность перехода L_i и интенсивность восстановления V можно определить по формулам

$$L_i = (N - i)L, \quad i=0, \dots, n-1; \quad (5)$$

$$L = M\lambda; \quad (6)$$

$$V = 1/T_{B.M}, \quad (7)$$

где N – номинальное количество строк в матрице ОВС;
 L – интенсивность отказов строки матрицы;
 λ – интенсивность отказов чипа матрицы ОВС;
 $T_{B.M}$ – среднее время полного восстановления матрицы ОВС.

В соответствии с правилами составления системы алгебраических уравнений по размеченному графу состояний, изложенными в [4], система уравнений с учетом замены первого уравнения системы уравнений на уравнение нормировки примет следующий вид:

$$\begin{cases} \sum_{i=0}^n P_i = 1; \\ L_i P_i = L_{i-1} P_{i-1}, \quad i=1, \dots, n-1; \end{cases} \quad (8)$$

$$V P_n = L_{n-1} P_{n-1}.$$

Корнями этой системы уравнений являются

$$P_i = L_0 P_0 / L_i, \quad i=1, \dots, n-1; \quad (9)$$

$$P_n = L_0 P_0 / V; \quad (10)$$

$$P_0 = [1 + L_0 \sum_{i=1}^{n-1} 1/L_i + L_0/V]^{-1}. \quad (11)$$

Произведем замену множеств в формулах (1)–(4) на соответствующие индексы состояний (по графу), тогда

$$K_{\text{ЭФ.М}} = \sum_{i=0}^{n-1} E_i P_i / E_0 ; \quad (12)$$

$$K_{\Gamma.М} = \sum_{i=0}^{n-1} P_i ; \quad (13)$$

$$T_{O.М} = \frac{\sum_{i=0}^{n-1} P_i}{\prod_{n-1} P_{n-1}} ; \quad (14)$$

$$T_{B.М} = P_n / VP_n = 1/V . \quad (15)$$

В формуле (12) следует уточнить значение E_i эффективности ПВС в i -м состоянии матрицы ОВС. Пиковая производительность ПВС пропорциональна числу доступных для ПО ПВС процессоров, а следовательно, и числу доступных для ПО ПВС чипов. В исходном состоянии матрицы доступными являются все чипы, следовательно,

$$E_0 = M \times N, \quad (16)$$

где M – число чипов в строке матрицы ОВС;
 N – число строк в матрице ОВС.

Определим среднее число чипов, которые остаются доступными ПО ПВС в строке матрицы ОВС после отказа одного из чипов. Напомним, что загрузка чипов в строке происходит последовательно от чипа к чипу. Если отказал один из чипов в строке, то доступными для ПО ПВС окажутся все предыдущие чипы этой строки, а отказавший чип и все последующие чипы в данной строке окажутся недоступными ПО ПВС. Среднее число доступных чипов в строке при отказе одного из них можно определить по формуле

$$M_{\text{СР.Д}} = \sum_{i=1}^M M_i G_i, \quad (17)$$

где $M_{\text{СР.Д}}$ – среднее число доступных чипов в строке матрицы ОВС при условии отказа одного из чипов в этой строке;

M_i – число доступных чипов в строке матрицы ОВС при условии отказа i -го чипа в этой строке;

G_i – вероятность отказа i -го чипа в строке при условии, что отказ чипа в этой строке произошел.

Вполне очевидно, что

$$M_i = i - 1, \quad i = 1, \dots, M; \quad (18)$$

$$G_i = 1/M . \quad (19)$$

После подстановки формул (18) и (19) в (17) получим

$$M_{\text{СР.Д}} = (M - 1)/2 . \quad (20)$$

С учетом формулы (20) формула расчета эффективности матрицы ОВС в i -м состоянии примет вид

$$E_i = (N - i) + i(M - 1)/2 . \quad (21)$$

После подстановки в формулы (12)–(15) выражения переменных из формул (5), (6), (16)–(21) и несложных преобразований получим

$$K_{\text{эф.М}} = \frac{n + \frac{M-1}{2M} \times \sum_{i=1}^{n-1} \frac{i}{N-i}}{N \left[\sum_{i=0}^{n-1} 1/(N-i) + T_{\text{в.М}} M \lambda \right]}; \quad (22)$$

$$K_{\text{Г.М}} = \frac{N \sum_{i=0}^{n-1} 1/(N-i)}{N \left[\sum_{i=0}^{n-1} 1/(N-i) + T_{\text{в.М}} M \lambda \right]}; \quad (23)$$

$$T_{\text{о.М}} = \frac{\sum_{i=0}^{n-1} 1/(N-i)}{M \lambda}. \quad (24)$$

Значение n в формулах (22)–(24) следует определять из соотношения

$$n \approx 2DN, \quad (25)$$

где D – доля допустимого снижения производительности ПВС.

3. Структурные схемы надежности ПВС

Структурную схему надежности (СНН) ПВС (рис. 3) целесообразно представить в виде матрицы ОВС (изделия вида 2) и всех остальных составных частей ПВС (изделия вида 1), которые назовем ядром ПВС (рис. 4).

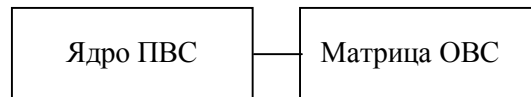


Рис. 3. Структурная схема надежности ПВС

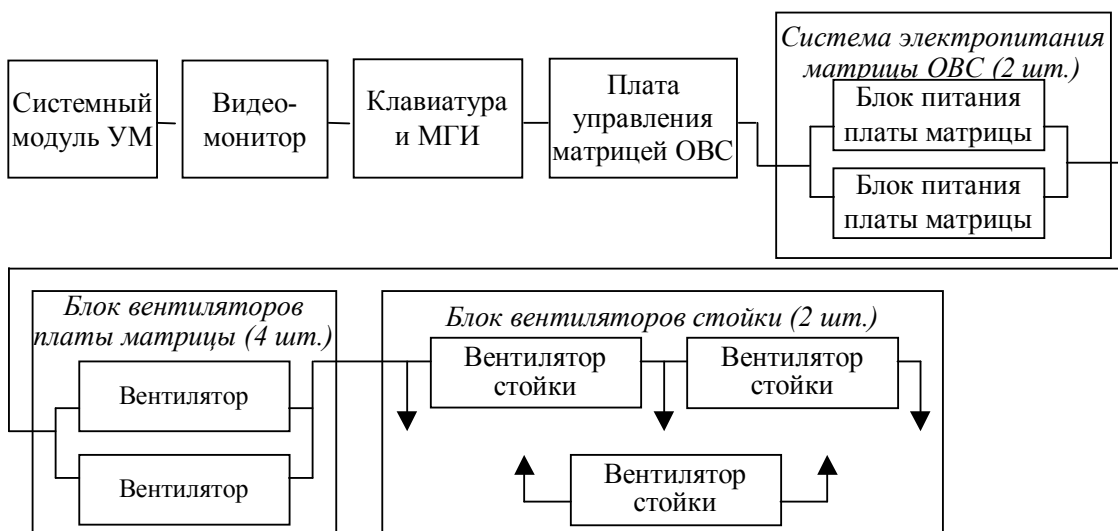


Рис. 4. Структурная схема надежности ядра ПВС

Матрицу ОВС нельзя представить в виде ССН, графически она представляется в виде направленного размеченного графа (см. рис. 2).

4. Методика расчета надежности ПВС

Сущность расчета надежности объекта, в том числе и ПВС, состоит в том, что производится расчет показателей надежности объекта по данным о показателях надежности его составных частей.

Выше в качестве показателей надежности ПВС было принято использовать коэффициент сохранения эффективности $K_{\text{ЭФ.ПВС}}$, среднюю наработку на отказ ПВС $T_{\text{О.ПВС}}$, коэффициент готовности $K_{\text{Г.ПВС}}$. В соответствии с ССН ПВС показатели надежности системы должны выражаться через показатели надежности ее ядра и матрицы ОВС. Коэффициент сохранения эффективности [5], коэффициент готовности ПВС и среднюю наработку на отказ ПВС следует вычислять по формулам

$$K_{\text{ЭФ.ПВС}} = K_{\text{Г.Я}} K_{\text{ЭФ.М}}; \quad (26)$$

$$K_{\text{Г.ПВС}} = K_{\text{Г.Я}} K_{\text{Г.М}}; \quad (27)$$

$$T_{\text{О.ПВС}} = \frac{T_{\text{О.Я}} T_{\text{О.М}}}{T_{\text{О.Я}} + T_{\text{О.М}}}, \quad (28)$$

где $K_{\text{Г.Я}}$ – коэффициент готовности ядра ПВС;
 $K_{\text{ЭФ.М}}$ – коэффициент эффективности матрицы ОВС;
 $K_{\text{Г.М}}$ – коэффициент готовности ядра матрицы ОВС;
 $T_{\text{О.Я}}, T_{\text{О.М}}$ – средняя наработка на отказ соответственно ядра ПВС и матрицы ОВС.
 Показатели надежности матрицы ОВС $K_{\text{ЭФ.М}}, K_{\text{Г.М}}, T_{\text{О.М}}$ вычисляются соответственно по формулам (22)–(24).

В соответствии с ССН ядра ПВС можно записать следующие формулы:

$$L_{\text{Я}} = L_{\text{С.М}} + L_{\text{М}} + L_{\text{КЛ}} + L_{\text{М.Г.И}} + L_{\text{П.У}} + 2L_{\text{С.П}} + 4L_{\text{Б.В.М}} + 2L_{\text{Б.В.С}}; \quad (29)$$

$$T_{\text{В.Я}} = [T_{\text{В.С.М}} L_{\text{С.М}} + T_{\text{В.М}} L_{\text{М}} + T_{\text{В.КЛ}} (L_{\text{КЛ}} + L_{\text{М.Г.И}}) + T_{\text{В.П.У}} L_{\text{П.У}} + 2T_{\text{В.С.П}} L_{\text{С.П}} + 4T_{\text{В.Б.В.М}} L_{\text{Б.В.М}} + 2T_{\text{В.Б.В.С}} L_{\text{Б.В.С}}] / L_{\text{Я}}, \quad (30)$$

где $L_{\text{Я}}, L_{\text{С.М}}, L_{\text{М}}, L_{\text{КЛ}}, L_{\text{М.Г.И}}, L_{\text{П.У}}, L_{\text{С.П}}, L_{\text{Б.В.М}}, L_{\text{Б.В.С}}$ – интенсивность отказов соответственно ядра ПВС, системного модуля управляющей машины, видеомонитора, клавиатуры, манипулятора графической информации, панели управления матрицей ОВС, системы электропитания матрицы ОВС, блока вентиляторов платы матрицы, блока вентиляторов стойки;

$T_{\text{В.Я}}, T_{\text{В.С.М}}, T_{\text{В.М}}, T_{\text{В.КЛ}}, T_{\text{В.П.У}}, T_{\text{В.С.П}}, T_{\text{В.Б.В.М}}, T_{\text{В.Б.В.С}}$ – среднее время восстановления соответственно ядра ПВС, системного модуля управляющей машины, видеомонитора, клавиатуры, панели управления матрицей ОВС, системы электропитания матрицы ОВС, блока вентиляторов платы матрицы, блока вентиляторов стойки.

Для случаев дублирования (в системах электропитания ОВС и блоках вентиляторов плат матрицы) интенсивности $L_{\text{С.П}}$ и $L_{\text{Б.В.М}}$ рассчитываются по формулам

$$L_{\text{С.П}} = L_{\text{Б.П}} \frac{2L_{\text{Б.П}} T_{\text{В.Б.П}}}{1 + 2L_{\text{Б.П}} T_{\text{В.Б.П}}}; \quad (31)$$

$$L_{\text{Б.В.М}} = L_{\text{В}} \frac{2L_{\text{В}} T_{\text{В.В}}}{1 + 2L_{\text{В}} T_{\text{В.В}}}. \quad (31a)$$

Для случая скользящего резерва (в блоках вентиляторов стойки) интенсивность $L_{Б.В.С}$ рассчитывается по формуле

$$L_{Б.В.С} = L_B \frac{6L_B T_{В.В}}{1 + 3L_B T_{В.В}}, \quad (32)$$

а средняя наработка на отказ и коэффициент готовности ядра ПВС – по формулам

$$T_{О.Я} = 1/L_{Я}; \quad (33)$$

$$K_{Г.Я} = \frac{T_{О.Я}}{T_{О.Я} + T_{В.Я}}. \quad (34)$$

5. Пример расчета показателей надежности ПВС

Рассчитаем показатели надежности ПВС ВМ 5200 при исходных данных, приведенных в табл. 1.

Таблица 1

Исходные данные для расчета показателей надежности ядра ПВС

Элемент ССН ядра ПВС	Интенсивность отказов, 10^{-6} 1/ч	Среднее время восстановления, ч	Примечание
Системный модуль управляющей ЭВМ	33,3333	1,5	–
Видеомонитор	20,0000	0,5	–
Клавиатура, МГИ	1,0000	0,2	С учетом загрузки
Плата управления матрицей ОВС	3,5000	1,0	–
Система электропитания матрицы.	0,0024	1,0	Расчет по ф-ле (31)
Блок электропитания платы матрицы	12,3542	8,0	
Блок вентиляторов платы матрицы.	0,00002	2,0	Расчет по ф-ле (31а)
Вентилятор блока вентиляторов	1,04	8,0	
Блок вентиляторов стойки.	0,00017	2,0	Расчет по ф-ле (32)
Вентилятор блока	3,5	8,0	

Примечание: данные, выделенные жирным шрифтом, относятся к резервному элементу.

Исходные данные для расчета показателей надежности матрицы ОВС: количество плат в матрице ОВС – 4; количество строк в матрице ОВС – 10; количество чипов в строке матрицы – 32; допустимая доля снижения производительности – 0,2; интенсивность отказов чипа – 10^{-5} 1/ч; среднее время восстановления матрицы – 10 ч.

По формулам (29), (30), (33) и (34) были рассчитаны следующие ПН: средняя наработка на отказ ядра ПВС $T_{О.Я} = 16995$ ч; среднее время восстановления ядра ПВС $T_{В.Я} = 1,08$ ч; коэффициент готовности ядра ПВС $K_{Г.Я} = 0,99994$.

Расчеты по формулам (22)–(25) привели к следующим результатам: средняя наработка на отказ матрицы ОВС $T_{О.М} = 14968$ ч; коэффициент сохранения эффективности матрицы ОВС $K_{Эф.Я} = 0,905148$; коэффициент готовности матрицы ОВС $K_{Г.М} = 0,99946$.

ПН ОВС рассчитывались по формулам (26)–(28): средняя наработка на отказ ПВС $T_{О.ПВС} = 7958$ ч; коэффициент сохранения эффективности ПВС $K_{Эф.ПВС} = 0,90509$; коэффициент готовности ПВС $K_{Г.ПВС} = 0,9994$.

Заключение

В настоящей работе получены формулы для расчета показателей надежности и приведен расчет конкретной модели потоковой вычислительной системы семейства СКИФ, показывающий ее высокую надежность.

Список литературы

1. Основные принципы создания и применения перспективных моделей семейства суперкомпьютеров «СКИФ» / В.С. Танаев, В.В. Анищенко, Н.Н. Парамонов и др. // *Вестник связи*. – 2002. – № 4.
2. Разработка и опыт эксплуатации суперкомпьютеров семейства «СКИФ» / С.М. Абрамов, В.В. Анищенко, О.П. Чиж и др. // *Информационные системы и технологии: мат. Междунар. конф. Ч. 2*. – Минск, 5–8 ноября 2002 г.
3. Шпаковский Г.И. Архитектура параллельных ЭВМ. – Мн.: Университетское, 1989. – 191 с.
4. Евреинов Э.В., Хорошевский В.Г. Однородные вычислительные системы. – Новосибирск: Наука, 1978. – 319 с.
5. Анищенко В.В., Кульбак Л.И., Фисенко В.К. Надежность и отказоустойчивость кластерных вычислительных систем // *Автоматика и вычислительная техника*. – 2004. – № 5. – С. 32–42.
6. Анищенко В.В., Кульбак Л.И., Фисенко В.К. Показатели и математическая модель надежности кластерного суперкомпьютера // *Информатика*. – 2004. – № 2. – С. 5–12.
7. Анищенко В.В., Кульбак Л.И., Фисенко В.К. Методология оценки надежности кластерных суперкомпьютеров // *Тез. докл. Междунар. конф. «Суперкомпьютерные системы и их применение. SSA'2004»*. – Мн.: ОИПИ НАН Беларуси, 2004. – С. 244–249.
8. Кластеры как средства повышения отказоустойчивости // <http://www.tim.ru/clients/articles/3.phtml>

Поступила 25.11.04

*Объединенный институт проблем информатики НАН Беларуси,
Минск, Сурганова, 6
e-mail: fisenko@newman.bas-net.by*

U.V. Anishchanka, L.I. Kulbak, T.S. Martsinovich, U.K. Fisenka

**RELIABILITY OF DATA-FLOW LEVEL
OF SUPERCOMPUTER SKIF FAMILY**

The paper presents a structural scheme of data-flow computing system. The reliability indices of data-flow computing system were justified. The formulas to calculate the reliability indices were obtained. An example of reliability calculation of special model of data-flow computing systems is adduced.