

УДК 681.324

А.А. Баркалов, Л.А. Титаренко, С.Я. Хмелевский

**ОПТИМИЗАЦИЯ ЛОГИЧЕСКОЙ СХЕМЫ АВТОМАТА МУРА
НА ПРОГРАММИРУЕМОЙ МАТРИЧНОЙ ЛОГИКЕ**

Описывается метод уменьшения числа макроячеек программируемой матричной логики (ПМЛ) в логической схеме микропрограммного автомата Мура, основанный на использовании свободных выходов встроенных блоков памяти для представления кодов классов псевдоэквивалентных состояний. Предлагаемый подход позволяет уменьшить аппаратные затраты без уменьшения производительности цифровой системы. Приводится пример применения описываемого метода.

Введение

Устройство управления (УУ) является важной частью любой цифровой системы, координирующей взаимодействие всех блоков системы [1, 2]. Для представления УУ на практике часто используется модель микропрограммного автомата Мура [3, 4]. В настоящее время успехи в развитии микроэлектроники позволяют реализовать достаточно сложную цифровую систему, используя единственную микросхему типа «система-на-кристалле» [5, 6]. При этом системы булевых функций могут быть реализованы с помощью макроячеек ПМЛ, а табличные функции – с помощью встроенных блоков памяти (ВБП) микросхемы [3, 7]. Одной из актуальных задач в области проектирования УУ в этом базисе является минимизация аппаратных затрат [4]. Решение этой задачи позволяет уменьшить площадь кристалла, занимаемую схемой УУ, и тем самым дает возможность увеличить число функций системы в рамках одного кристалла. При решении данной задачи необходимо учитывать как особенности элементного базиса, так и особенности модели УУ [3]. Особенности ПМЛ являются значительный коэффициент объединения по входу (достигающий нескольких десятков) и крайне ограниченное число термов в макроячейке [6, 8], особенностями автомата Мура – наличие псевдоэквивалентных состояний и зависимость выходных сигналов только от состояний автомата, вследствие чего можно реализовать схему формирования микроопераций на ВБП микросхемы типа «система-на-кристалле» [9, 10]. В настоящей работе предлагается метод оптимизации числа макроячеек ПМЛ в логической схеме автомата Мура, основанный на учете отмеченных выше особенностей.

1. Особенности автомата Мура

Логическая схема автомата Мура U_1 задается системами булевых функций

$$\Phi = \Phi(T, X); \quad (1)$$

$$Y = Y(T), \quad (2)$$

где $T = \{T_1, \dots, T_R\}$ – множество внутренних переменных, кодирующих внутренние состояния автомата $a_m \in A$, $A = \{a_1, \dots, a_M\}$ – множество внутренних состояний, $R = \lceil \log_2 M \rceil$; $X = \{x_1, \dots, x_L\}$ – множество логических условий; $\Phi = \{D_1, \dots, D_R\}$ – множество функций возбуждения триггеров регистра памяти автомата Мура; $Y = \{y_1, \dots, y_N\}$ – множество микроопераций операционного автомата цифровой системы [2]. Основой для формирования систем (1), (2) является граф-схема алгоритма (ГСА) [4].

Рассмотрим структурную схему автомата Мура U_1 (рис. 1). В этой структуре комбинационная схема КС1 формирует функции возбуждения триггеров регистра Рг. Схема формиро-

вания микроопераций КС2 реализует систему (2). Одиночный импульс Старт используется для загрузки кода исходного состояния автомата в регистр Рг, синхримпульс СИ используется для изменения содержимого Рг (памяти автомата) из кода $K(a_m)$ текущего состояния $a_m \in A$ в код $K(a_s)$ состояния перехода $a_s \in A$. В рассматриваемом случае схема КС1 реализуется на макроячейках ПМЛ, а схема КС2 – на ВБП [6].

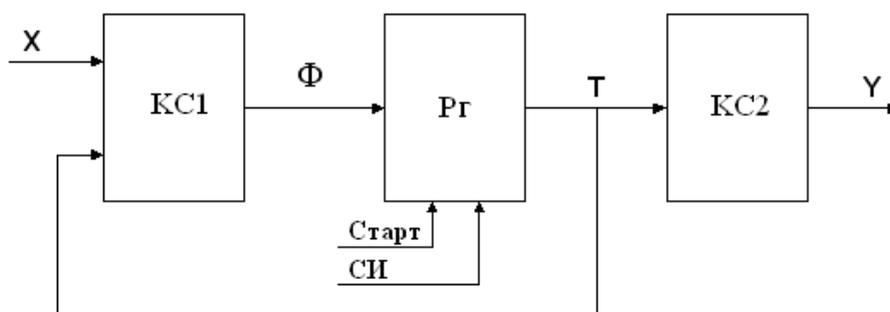


Рис. 1. Структурная схема микропрограммного автомата Мура U_1

В классической методике [4] для формирования систем (1), (2) по ГСА Γ необходимо построить прямую структурную таблицу (ПСТ) автомата Мура со столбцами: a_m – текущее состояние автомата; $K(a_m)$ – код автомата; a_s – состояние перехода; $K(a_s)$ – код перехода; X_h – конъюнкция некоторых элементов множества X (или их отрицаний), вызывающая переход $\langle a_m, a_s \rangle$; $\Phi_h \subseteq \Phi$ – набор функций возбуждения, принимающих единичное значение для переключения регистра Рг из $K(a_m)$ в $K(a_s)$; h – номер перехода ($h = 1, \dots, H_1(\Gamma)$). Кроме того, столбец a_m содержит набор микроопераций $Y(a_m) \subseteq Y$, формируемых в этом состоянии.

Как правило, число переходов $H_1(\Gamma)$ превышает число переходов $H_2(\Gamma)$ эквивалентного автомата Мили [9]. Это приводит к росту числа макроячеек ПМЛ (аппаратурных затрат), а иногда и к уменьшению производительности из-за роста числа уровней в схеме КС1 автомата Мура по сравнению с этими характеристиками эквивалентного автомата Мили [3]. Величина $H_1(\Gamma)$ может быть уменьшена за счет учета наличия псевдоэквивалентных состояний автомата Мура [1]. Состояния $a_m, a_s \in A$ называются псевдоэквивалентными, если выходы отмеченных ими вершин ГСА связаны с входом одной и той же вершины ГСА Γ . Пусть $\Pi_A = \{B_1, \dots, B_I\}$ – разбиение множества состояний A на классы псевдоэквивалентных состояний ($I \leq M$). Кодировем каждый класс $B_i \in \Pi_A$ двоичным кодом $K(B_i)$, имеющим $R_1 = \lceil \log_2 I \rceil$ разрядов. Используем для такого кодирования переменные $\tau_r \in \tau$, причем $|\tau| = R_1$.

В этом случае в схему автомата Мура U_1 может быть введен специальный преобразователь кодов (ПК), который формирует коды классов $K(B_i)$ на основе кодов состояний $K(a_m)$, где $a_m \in B_i$. В этом случае схема КС1 формирует функции

$$\Phi = \Phi(\tau, X), \quad (3)$$

а схема ПК – функции

$$\tau = \tau(T). \quad (4)$$

В силу регулярного характера системы (4) схема ПК реализуется с помощью ВБП, входящих в состав системы-на-кристалле [3]. В работе [9] доказано, что система (3) имеет $H_2(\Gamma)$ термов. Однако у такого подхода есть один недостаток: для реализации схемы ПК необходимы дополнительные ВБП.

В настоящей работе предлагается метод синтеза автомата Мура, позволяющий минимизировать аппаратные затраты в схеме КС1 без введения ПК. Предлагаемый метод основывается на следующих особенностях базиса микросхем типа «система-на-кристалле», использующих ПМЛ [6–8,]:

- коэффициент объединения по входу макроячейки ПМЛ значительно превышает максимально возможное число литералов в термах системы (1), определяемое как $L + R$;
- число выходов ВБП фиксировано и может быть выбрано из множества $\{1,2,4,8\}$.

2. Основная идея предлагаемого метода

Пусть t_F – фиксированное число выходов ВБП и пусть q – число слов блока при $t_F = 1$. Величина t_F для автомата U_1 определяется следующим образом:

$$t_F = \lceil q / M \rceil. \quad (5)$$

Общее число выходов t_S всех ВБП схемы КС2 определяется по формуле

$$t_S = \lceil N / t_F \rceil * t_F. \quad (6)$$

В этом случае

$$\Delta_i = t_S - N \quad (7)$$

выходов не используются для представления микроопераций $y_n \in Y$.

Представим множество Π_A как $\Pi_A = \Pi_B \cup \Pi_C$, где $B_i \in \Pi_B$, если выполняется условие

$$|B_i| > 1, \quad (8)$$

в противном случае $B_i \in \Pi_C$. Очевидно, что блок ПК должен формировать только коды классов $B_i \in \Pi_B$. Закодируем каждый класс $B_i \in \Pi_B$ двоичным кодом $K(B_i)$, имеющим

$$R_2 = \lceil \log_2(M_1 + 1) \rceil \quad (9)$$

разрядов, где $M_1 = |\Pi_B|$ и единица в формуле (9) добавляется для учета ситуации, когда $B_i \notin \Pi_B$. Используем для такого кодирования переменные $z_r \in Z$, где $|Z| = R_2$. Рассмотрим случай выполнения условия

$$\Delta_i \geq R_2. \quad (10)$$

При этом для интерпретации ГСА Γ предлагается автомат Мура U_2 (рис. 2).

В этой структуре схема КС1 формирует функции

$$\Phi = \Phi(T, Z, X), \quad (11)$$

а схема КС3 – функции (2) и функции

$$Z = Z(T). \quad (12)$$

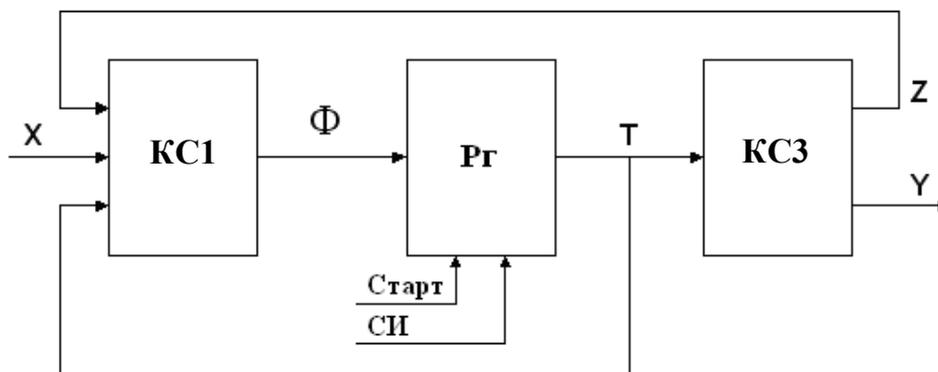


Рис. 2. Структурная схема автомата Мура U_2

Переменные $T_r \in T$ представляют коды состояний $K(a_m)$, где $a_m \in B_i$ и $B_i \in \Pi_C$. Такой подход позволяет уменьшить число термов в системе функций Φ до $H_2(\Gamma)$, причем число ВВП в схемах КС2 и КС3 совпадает. Видно, что в схеме автомата U_2 отсутствует блок ПК. Число входов в макроячейках ПМЛ автомата U_2 увеличивается до $L + R + R_2$, но это не приводит к увеличению аппаратных затрат в схеме КС1 по сравнению с автоматом Мура, схема которого включает блок ПК. В худшем случае времена циклов для автоматов U_1 и U_2 совпадают. В лучшем случае схема КС1 автомата U_2 имеет меньше уровней, чем схема КС1 автомата U_1 , при этом время цикла автомата U_2 будет меньше времени цикла автомата U_1 . Следовательно, предлагаемый подход позволяет уменьшить аппаратные затраты без уменьшения производительности цифровой системы.

Метод проектирования логической схемы автомата U_2 отличается от метода проектирования схемы автомата U_1 [4] только в некоторых деталях. Эти отличия связаны с необходимостью определения параметров (7), (9), (10) и создания модифицированной ПСТ для формирования системы функций (11). Рассмотрим пример проектирования схемы автомата Мура $U_2(\Gamma_1)$, где символ $U_i(\Gamma_j)$ означает, что ГСА Γ_j интерпретируется автоматом Мура со структурой U_i .

3. Пример применения предложенного метода

Пусть алгоритм управления цифровой системы представлен отмеченной ГСА Γ_1 , которая задана системой формул перехода [4]. В этой схеме операторные вершины заменены отмечаящими их состояниями $a_m \in A$:

$$\begin{aligned} a_1 &\rightarrow a_2; a_2 \rightarrow a_3; a_7 \rightarrow a_8; a_{15} \rightarrow a_{16}; a_{16} \rightarrow a_1; \\ a_3 &\rightarrow x_1 x_2 a_4 \vee x_1 \bar{x}_2 a_5 \vee \bar{x}_1 x_3 a_6 \vee \bar{x}_1 \bar{x}_3 a_7; \\ a_4, a_5, a_6 &\rightarrow x_3 x_4 a_8 \vee x_3 \bar{x}_4 a_9 \vee \bar{x}_3 x_5 a_{10} \vee \bar{x}_3 \bar{x}_5 a_7; \\ a_8, a_9, a_{10} &\rightarrow x_4 x_3 a_{11} \vee x_4 \bar{x}_3 a_{12} \vee \bar{x}_4 x_5 a_{13} \vee \bar{x}_4 \bar{x}_5 a_{14}; \\ a_{11}, a_{12}, a_{13}, a_{14} &\rightarrow a_{15}. \end{aligned} \quad (13)$$

Из системы (13) следует, что $M = 16$, $R = |T| = |\Phi| = 4$, $\Pi_A = \{B_1, \dots, B_9\}$, где $B_1 = \{a_1\}$, $B_2 = \{a_2\}$, $B_3 = \{a_3\}$, $B_4 = \{a_4, a_5, a_6\}$, $B_5 = \{a_7\}$, $B_6 = \{a_8, a_9, a_{10}\}$, $B_7 = \{a_{11}, a_{12}, a_{13}, a_{14}\}$, $B_8 = \{a_{15}\}$, $B_9 = \{a_{16}\}$. Пусть $N = 14$, $t_F = 4$, таким образом, число слов в ВБП $q = 64$. Анализ разбиения Π_A показывает, что $\Pi_B = \{B_4, B_6, B_7\}$ и $\Pi_C = \{B_1, B_2, B_3, B_5, B_8, B_9\}$. Следовательно, $M_1 = 3$, $R_2 = |Z| = 2$, что следует из выражения (9). Итак, в рассматриваемом примере условие (10) выполняется и применение предложенного метода организации автомата Мура имеет смысл.

Пусть микрооперации $y_n \in Y$ распределены между состояниями следующим образом: $Y(a_1) = 0$, $Y(a_2) = Y(a_6) = \{y_1, y_3\}$, $Y(a_3) = Y(a_{16}) = \{y_2, y_4, y_6\}$, $Y(a_4) = Y(a_8) = Y(a_{12}) = \{y_1, y_7, y_8\}$, $Y(a_5) = \{y_3, y_5, y_9\}$, $Y(a_7) = \{y_{10}, y_{11}\}$, $Y(a_9) = \{y_{12}, y_{12}\}$, $Y(a_{10}) = \{y_1, y_{13}, y_{14}\}$, $Y(a_{11}) = Y(a_{15}) = \{y_4, y_{13}\}$, $Y(a_{13}) = \{y_7, y_9\}$, $Y(a_{14}) = \{y_2, y_{12}\}$. Закодируем классы $B_i \in \Pi_B$: $K(B_4) = 01$, $K(B_6) = 10$, $K(B_7) = 11$. При этом код $\langle 00 \rangle$ соответствует всем классам $B_i \in \Pi_C$. Пусть состояния автомата закодированы тривиальным образом: $K(a_1) = 0000, \dots, K(a_{16}) = 1111$. Пусть код класса $K(B_i)$, где $B_i \in \Pi_C$, совпадает с кодом $K(a_m)$, где состояние $a_m \in B_i$. Для формирования модифицированной ПСТ автомата Мура U_2 состояния $a_m \in B_i$ должны быть заменены в левой части всех формул перехода классами псевдоэквивалентных состояний $B_i \in \Pi_A$. Такое преобразование превращает систему (13) в систему (14):

$$\begin{aligned}
 B_1 &\rightarrow a_2; & B_2 &\rightarrow a_3; & B_3 &\rightarrow x_1 x_2 a_4 \vee \bar{x}_1 \bar{x}_2 a_5 \vee \bar{x}_1 x_3 a_6 \vee \bar{x}_1 \bar{x}_3 a_7; \\
 B_4 &\rightarrow x_3 x_4 a_8 \vee x_3 \bar{x}_4 a_9 \vee \bar{x}_3 x_5 a_{10} \vee \bar{x}_3 \bar{x}_5 a_7; \\
 B_5 &\rightarrow a_8; & B_6 &\rightarrow x_4 x_3 a_{11} \vee x_4 \bar{x}_3 a_{12} \vee \bar{x}_4 x_5 a_{13} \vee \bar{x}_4 \bar{x}_5 a_{14}; \\
 B_7 &\rightarrow a_{15}; & B_8 &\rightarrow a_{16}; & B_9 &\rightarrow a_1.
 \end{aligned} \tag{14}$$

Модифицированная ПСТ содержит столбцы B_i , $K(B_i)$, $K(a_m)$, a_s , $K(a_s)$, X_h , Φ_h , h . В случае автомата Мура $U_2(\Gamma_1)$ эта таблица имеет $U_2(\Gamma_1) = 18$ строк. Первые шесть строк модифицированной ПСТ приведены в табл. 1. Эта таблица является основой для формирования системы (11). Например, из табл. 1 можно получить часть дизъюнктивной нормальной формы функции D_3 :

$$D_3 = \bar{Z}_1 \bar{Z}_2 \bar{T}_1 \bar{T}_2 \bar{T}_3 T_4 \cup \bar{Z}_1 Z_2 x_1 x_2 \cup \bar{Z}_1 Z_2 \bar{x}_1 \bar{x}_3.$$

Таблица 1

Фрагмент модифицированной ПСТ автомата Мура $U_2(\Gamma_1)$

B_i	$K(B_i)$	$K(a_m)$	a_s	$K(a_s)$	X_h	Φ_h	h
B_1	00	0000	a_2	0001	1	D_4	1
B_2	00	0001	a_3	0010	1	D_3	2
B_3	01	-	a_4	0011	$x_1 x_2$	$D_3 D_4$	3
			a_5	0100	$x_1 \bar{x}_2$	D_2	4
			a_6	0101	$\bar{x}_1 x_3$	$D_2 D_4$	5
			a_7	0110	$\bar{x}_1 \bar{x}_3$	$D_2 D_3$	6

Таблица схемы КСЗ включает столбцы a_m , $K(a_m)$, $Y(a_m)$, $K(B_i)$, m . Эта таблица формируется тривиальным образом и в случае автомата Мура $U_2(\Gamma_1)$ имеет $M = 16$ строк, первые восемь из которых показаны в табл. 2.

Таблица 2
Фрагмент таблицы схемы КСЗ автомата Мура $U_2(\Gamma_1)$

a_s	$K(a_m)$	$Y(a_m)$	$K(B_i)$	m
a_1	0000	—	00	1
a_2	0001	y_1y_3	00	2
a_3	0010	$y_2y_4y_6$	00	3
a_4	0011	$y_1y_7y_8$	01	4
a_5	0100	$y_3y_5y_9$	01	5
a_6	0101	y_1y_3	01	6
a_7	0110	$y_{10}y_{11}$	00	7
a_8	0111	$y_1y_7y_8$	10	8

В случае автомата $U_2(\Gamma_1)$ таблица схемы КСЗ имеет $N + R_2 = 16$ выходов, каждый выход соответствует одному разряду выходного слова совокупности ВБП, реализующих схему КСЗ. Код состояния $K(a_m)$ является адресом слова ВБП, при этом для кодирования микроопераций в рассматриваемом примере используется стратегия унитарного кодирования [10], а коды классов $B_i \in \Pi_A$ кодируются минимальным числом разрядов. Для реализации систем (2) и (12) достаточно

$$\eta_M = \lceil N / t_F \rceil \quad (15)$$

ВБП, у которых число слов $q \geq M$. В случае автомата $U_2(\Gamma_1)$ формула (15) дает $\eta_M = 3$.

Реализация логической схемы автомата Мура U_2 сводится к реализации системы (11) с помощью макроячеек ПМЛ и к реализации систем (2) и (12) с помощью ВБП. Эти задачи хорошо известны, и существуют эффективные методы их решения [6, 8], которые в настоящей работе не рассматриваются.

Заключение

Предложенный метод позволяет уменьшить число макроячеек ПМЛ в схеме формирования функций возбуждения триггеров регистра памяти автомата Мура. Исследования авторов показали, что это уменьшение пропорционально величине коэффициента

$$\eta = H_1(\Gamma) / H_2(\Gamma). \quad (16)$$

Необходимо отметить, что величина параметра $H_2(\Gamma)$ равняется числу переходов эквивалентного автомата Мили. При этом автоматы являются эквивалентными в том смысле, что они интерпретируют одну и ту же ГСА. Применение предложенного метода целесообразно только при выполнении условия (10). Это условие справедливо, если встроенные блоки памяти схемы КСЗ имеют в совокупности достаточное число свободных выходов для представления кодов классов псевдоэквивалентных состояний. Авторами были проведены исследования, основанные на вероятностном подходе к заданию характеристик ГСА, аналогичные исследованиям [11]. Эти исследования (здесь они не приведены) показали, что в среднем для ГСА с числом

вершин около 400 аппаратурные затраты в схеме автомата $U_2(\Gamma)$ были на 26–28 % меньше, чем в схеме автомата $U_1(\Gamma)$. При этом аппаратурные затраты уменьшаются по мере уменьшения числа вершин ГСА и числа микроопераций, выполняемых операционным автоматом цифровой системы. Исследования авторов, проведенные на основе синтеза схем автоматов Мура по конкретным ГСА, подтвердили эти результаты.

Список литературы

1. Adamski, M. Architectural and Sequential Synthesis of Digital Devices / M. Adamski, A. Barkalov. – Zielona Gora: University of Zielona Gora Press, 2006. – 199 p.
2. De Micheli, G. Synthesis and Optimization of Digital Circuits / G. De Micheli. – N.-Y.: McGraw Hill, 1994. – 578 p.
3. Barkalov, A. Design of Control Units with Programmable Logic / A. Barkalov, W. Wegrzyn. – Zielona Gora: University of Zielona Gora Press, 2006. – 150 p.
4. Baranov, S. Logic Synthesis for Control Automata / S. Baranov. – Kluwer Academic Publishers, 1994. – 400 p.
5. Maxfield, C. The Design Warrior's Guide to FPGA / C. Maxfield. – New Jersey: Elsevier, 2004. – 542 p.
6. Соловьев, В.В. Проектирование цифровых схем на основе программируемых логических интегральных схем / В.В. Соловьев. – М.: Горячая линия–ТЕЛЕКОМ, 2001. – 636 с.
7. Грушницкий, Р.И. Проектирование систем на микросхемах программируемой логики / Р.И. Грушницкий, А.Х. Мурсаев, Е.П. Угрюмов. – СПб.: БХВ, 2002. – 636 с.
8. Kania, D. Synteza logiczna przeznaczona dla matrycowych struktur programowalnych typu ПМЛ / D. Kania // Zeszyty naukowe Politechniki Śląskiej. – Gliwice, 2004. – 240 p.
9. Баркалов, А.А. Принципы оптимизации логической схемы микропрограммного автомата Мура / А.А. Баркалов // Кибернетика и системный анализ. – 1998. – № 1. – С. 65–72.
10. Баркалов, А.А. Синтез устройств управления на программируемых логических устройствах / А.А. Баркалов. – Донецк: ДНТУ, 2002. – 262 с.
11. Баркалов, А.А. Синтез микропрограммного автомата с множественным кодированием наборов микроопераций / А.А. Баркалов, А.Ф. Буковец // Информатика. – 2005. – № 2. – С. 54–61.

Поступила 19.12.06

*Зеленогурский университет,
Польша, Зеленая Гура, Подгорная, 50
e-mail: a.barkalov@iie.uz.zgora.pl,
l.titarenko@iie.uz.zgora.pl,
s.chmielewski@iie.uz.zgora.pl*

A. Barkalov, L. Titarenko, S. Chmielewski

OPTIMIZATION OF LOGIC CIRCUIT OF MOORE FSM ON CPLD

Method of decrease of number of PAL macrocells in the circuit of Moore FSM is proposed. Method is based on usage of free outputs of embedded memory blocks to represent the codes of the classes of the pseudoequivalent states. Proposed approach permits to decrease the hardware amount without decrease of digital system performance. An example of application of proposed method is given.