

УДК 681.325

Л.Д. Черемисинова, Н.А. Кириенко

ОПТИМИЗАЦИЯ СКОБОЧНЫХ ПРЕДСТАВЛЕНИЙ БУЛЕВЫХ ФУНКЦИЙ С УЧЕТОМ ЭНЕРГОПОТРЕБЛЕНИЯ

Предлагается и исследуется метод построения скобочного представления булевой функции, которое могло бы служить основой для синтеза логической схемы из библиотечных элементов, выполненных на основе КМОП-технологии. Метод ориентирован на минимизацию площади микросхемы, реализованной на кристалле КМОП СБИС, и среднего значения рассеиваемой ею мощности. Для оценки энергопотребления в процессе синтеза скобочных представлений используется статический метод, основанный на вероятностных характеристиках входных сигналов.

Введение

Проектированию схем с малым энергопотреблением придается в последние годы все большее значение в связи с тем, что рассеивание энергии становится препятствием при дальнейшем повышении уровня интеграции, а также в связи с расширением рынка портативных устройств с автономным питанием. Фактор минимизации энергопотребления при проектировании интегральных схем стал играть такую же важную роль, как площадь и быстродействие. В большинстве случаев при проектировании электронных устройств приходится добиваться высокой эффективности при ограниченном потреблении электроэнергии.

Основные из упоминаемых в литературе [1–5] возможностей сокращения рассеиваемой мощности достигаются на разных уровнях:

схемотехническом – путем уменьшения величины напряжения питания, а также емкостей микросхем и межсоединений;

системном – путем управления синхронизацией и подачей питания только на те части схемы, которые в данное время должны работать;

логическом – путем уменьшения динамического рассеивания энергии за счет минимизации интенсивности переключений сигналов на входах КМОП-микросхем.

Сокращение энергопотребления микросхем на схемотехническом и системном уровнях достигается за счет выбора удачных технологических решений, на логическом уровне – за счет построения эффективной логической структуры.

Снижение энергопотребления проектируемой схемы может обеспечиваться на разных уровнях логического проектирования. Характеристики (сложность, энергопотребление) спроектированной схемы существенно зависят от проектных решений на всех этапах проектирования, так как на каждом этапе преобразованиям подвергается схема, полученная на предшествующих этапах, и просчеты в качестве схемы, допущенные на ранних уровнях, не могут быть в общем случае далее компенсированы в полной мере. При этом чем более ранним является этап, тем важнее получать на нем более качественные решения.

Одним из ранних этапов логического синтеза является технологически независимая оптимизация многоуровневых представлений систем булевых функций, которая непосредственно следует за минимизацией булевых функций в классе ДНФ и обычно предшествует синтезу логических схем в технологическом базисе. На этом этапе из двухуровневого представления системы ДНФ получается многоуровневое представление в базисе операций НЕ, И и ИЛИ, причем ранги всех конъюнкций и дизъюнкций не превышают наперед заданных чисел, значения которых выбираются исходя из параметров целевого технологического базиса. Сложность и оценка энергопотребления синтезированной многоуровневой логической схемы в технологическом базисе, получаемой путем функционального или структурного покрытия многоуровневой схемы в базисе простых вентилей (типа И, ИЛИ, И-НЕ, ИЛИ-НЕ), определяются исходной многоуровневой логической схемой, полученной в результате минимизации двухуровневой И-ИЛИ-схемы. Существенное улучшение характеристик логической схемы в технологическом базисе требует, как правило, получения другого варианта схемы из вентилей.

В настоящей работе рассматривается задача построения и оптимизации многоуровневых представлений систем булевых функций, которые могли бы служить основой для синтеза логических схем из библиотечных элементов, выполненных на основе технологии статических КМОП-схем, которая в настоящее время является доминирующей технологией в области цифровых СБИС. Для оценки энергопотребления в процессе синтеза схем используется статический метод, основанный на вероятностных характеристиках входных сигналов. Проблема оценки энергопотребления статических КМОП-схем (по сравнению с динамическими) заключается в том, что компоненты СБИС, выполненные по этой технологии, потребляют подавляющую часть необходимой для их функционирования энергии во время их переключения [1–4]. Энергопотребление существенно зависит от переключательной активности элементов схемы, которая, в свою очередь, определяется последовательностью подаваемых входных воздействий на КМОП-схемы, т. е. динамикой функционирования, и структурой схемы. Последовательность входных воздействий на схему существенно зависит от ее применения и может быть спрогнозирована проектировщиком в среднем (на вероятностном уровне). Структура схемы определяется в ходе проектирования с учетом ее возможного применения. При этом кроме функционального описания проектируемой схемы задаются вероятностные оценки активности изменения сигналов на ее входах.

Задача состоит в том, чтобы найти многоуровневое представление системы булевых функций, заданных в форме ДНФ, в базисе операций НЕ, И, ИЛИ с ограниченным числом операндов. За первый критерий качества многоуровневой логической схемы из вентилях принимается ее сложность, за второй – прогнозируемое энергопотребление соответствующей схемы в технологическом базисе при заданных вероятностных оценках активности изменения сигналов на ее входах. Соответственно в качестве первого критерия оптимальности многоуровневого представления используется оценка по Квайну соответствующей многоуровневой схемы (сумма чисел входов элементов схемы), а второго – сумма переключательных активностей элементов схемы.

1. Оценка вариантов оптимизации КМОП-схемы по энергопотреблению

На логическом уровне, когда схемы еще нет и часто неизвестен даже технологический базис, в котором она будет реализована, энергопотребление схемы может быть снижено путем такого ее преобразования, которое обеспечивает уменьшение переключательной активности логической схемы без изменения ее функциональности [3–5]. Для оценки предпочтительности вариантов оптимизации схемы на логическом уровне может быть использовано количественное изменение переключательной активности результирующей схемы при выборе этих вариантов. Такой подход к оценке энергопотребления дает возможность сравнивать варианты реализации схемы в процессе ее проектирования, что позволяет уже на логическом уровне проектировать схемы, потенциально имеющие низкое энергопотребление.

В основе методов оценки переключательной активности лежит подход, основанный на вероятностных характеристиках входных сигналов и функционально-структурных свойствах исследуемой схемы [7, 8]. Подход предполагает задание вероятностей переключения сигналов на входе схемы, отражающих частоту смены их значений, и используется для вычисления вероятностей переключения сигналов на выходах узлов схемы. В литературе предлагается множество вероятностных методов оценки энергопотребления логических схем [2–4, 8–10].

Для оценки вариантов оптимизации схемы на логическом уровне, когда неизвестен целевой базис проектирования и производится сравнительная оценка вариантов, достаточным представляется использование простых оценок изменения переключательной активности при выборе вариантов оптимизации. Будем оценивать переключательную активность в предположении нулевой задержки сигнала узлами схемы, считая, что все переходы в схеме происходят одновременно. При этом учитываются переходы сигналов на выходах узлов схемы только в устойчивых состояниях, предусмотренных реализуемой узлом функцией, и предполагается, что изменения на входах схемы распространяются через все ее элементы мгновенно, а значит, и одновременно.

Для того чтобы оценить потребление энергии логической схемой, необходимо вычислить переключательные активности ее узлов (внешних и внутренних полюсов). Оценка переключательной активности некоторого i -го узла схемы основана на вычислении вероятности p_i появ-

ления на нем сигнала 1, которая зависит от вероятностей появления данного сигнала на входных полюсах узла. При вычислении будем предполагать, как и в большинстве известных методов вычисления вероятностей, следующее [3–5]:

- для каждого входного полюса узла имеет место временная независимость;
- входные полюсы узла пространственно независимы.

Временная независимость предполагает, что значение сигнала в любом такте синхронизации не зависит от его значений в предшествующих тактах. Пространственная независимость полюсов предполагает отсутствие корреляции значений сигналов на них. Она может возникать, когда пространственно связанные сигналы зависят друг от друга, что вызывается, например, наличием разветвлений на выходах элементов или обратных связей.

Различают вероятность p_i появления сигнала 1 (0) на некотором i -м полюсе и вероятность смены сигнала на этом полюсе [8]. Первая вероятность p_i называется *сигнальной вероятностью* (вероятностью появления сигнала 1) и определяется средней долей тактов, на которых сигнал на i -м полюсе имеет единичное значение. Вторая вероятность $p_i^{1 \rightarrow 0}$ (или $p_i^{0 \rightarrow 1}$) есть вероятность смены значения сигнала с 1 на 0 (или с 0 на 1) и определяется средней долей тактов, на которых сигнал на i -м полюсе меняет свое значение по сравнению со значением в предшествующем такте.

В предположениях нулевых задержек элементов (что исключает переключения за счет переходных процессов) и временной независимости сигналов вероятность $p_i^{1 \rightarrow 0}$ ($p_i^{0 \rightarrow 1}$) равна произведению вероятности появления на нем сигнала 1 (0) в одном такте на вероятность того, что в следующем такте на нем появится 0 (1). Соответственно переключательная активность i -го полюса схемы равна сумме $E_i = p_i^{1 \rightarrow 0} + p_i^{0 \rightarrow 1}$ или (в предположении, что $0 < p_i < 1$)

$$E_i = 2 p_i (1 - p_i). \quad (1)$$

Например, если сигнальная вероятность полюса y $p_y = 0,2$, то $E_y = 0,32$; если $p_y = 0,5$, то переключательная активность этого полюса имеет максимальное значение $E_y = 0,5$.

Вероятность p_e появления сигнала 1 на выходе элемента e существенно зависит от вероятностных характеристик сигналов на его входах и от функции, реализуемой этим элементом. В случае когда сигналы на входах элемента не коррелируют в пространстве и во времени, сигнальные вероятности на выходе простых элементов типа инвертора, И, ИЛИ, И-НЕ, ИЛИ-НЕ с $n(e)$ входными полюсами и двухвходового элемента «исключающее ИЛИ» легко могут быть подсчитаны исходя из таблиц истинности реализуемых ими функций:

$$\begin{aligned} p_e^{\neg} &= 1 - p_1; & p_e^{\wedge} &= \prod_{i=1}^{n(e)} p_i; & p_e^{\vee} &= 1 - \prod_{i=1}^{n(e)} (1 - p_i); \\ p_e^{\bar{\wedge}} &= 1 - \prod_{i=1}^{n(e)} p_i; & p_e^{\bar{\vee}} &= \prod_{i=1}^{n(e)} (1 - p_i); & p_e^{\oplus} &= p_1 + p_2 - 2p_1p_2, \end{aligned} \quad (2)$$

где p_i – сигнальная вероятность i -го входа элемента.

2. Распространение вероятностной информации через схему

Если заданы сигнальные вероятности входных сигналов схемы, они могут быть распространены на выходы элементов схемы и через всю схему на ее выходные полюсы. Таким образом, могут быть подсчитаны переключательные активности всех полюсов схемы и соответственно переключательная активность схемы в целом. Следует принимать во внимание, что сигнальная вероятность для узлов схемы может быть подсчитана по формулам (1) и (2) только в том случае, если для всех его входов выполняется условие пространственной (и временной) независимости, а сам элемент имеет нулевую задержку. Даже если требование независимости выполняется для входных сигналов схемы, оно может не иметь места для входных сигналов внутренних элементов схемы. Нарушение условия независимости может быть результатом наличия разветвлений на выходах элементов и линий обратной связи.

Частным случаем схем, удовлетворяющих условиям независимости входов всех их элементов, являются древообразные схемы, для которых вычисление сигнальных вероятностей для элементов по формулам (2) дает в итоге точное значение (в рамках принятых ограничений) этих вероятностей для выходного полюса схемы. Для других схем вычисление вероятностей по формулам (2) порождает приближенные значения сигнальных вероятностей. Точные методы подсчета сигнальной вероятности для некоторого узла схемы, сигналы на входе которого независимы, основаны на нахождении функции $f(X)$, реализуемой этим узлом, т. е. функции, аргументами которой являются входные переменные x_i , соответствующие входам схемы. Один из таких методов основан на представлении функции $f(X)$ в виде совершенной ДНФ D или в виде бинарных диаграмм решений – BDD [11]. Более простым является метод [4], основанный на распространении вероятностей от входов (сигнальные вероятности которых заданы) к выходам схемы путем записи алгебраических выражений, задающих сигнальные вероятности, в соответствии с функциями, реализуемыми этими элементами, и формулами (2), выведенными в предположении пространственной независимости входных сигналов.

К сожалению, описанные подходы достаточно трудоемки. На практике в процессе синтеза схемы с малым энергопотреблением приходится, как правило, довольствоваться более простым, не гарантирующим (в общем случае) точность полученной оценки методом подсчета вероятностей. Этот метод основан на распространении значений сигнальных вероятностей к выходам схемы: начиная от входов схемы с заданными сигнальными вероятностями p_{xi} , вычисляются по формулам (2) вероятности для всех полюсов схемы.

3. Проблема синтеза многоуровневой сети, хорошо покрываемой библиотечными элементами КМОП СБИС

Элементный базис КМОП СБИС содержит достаточно широкий спектр различных логических элементов, среди которых центральное место занимает комбинационная логика – простые древообразные схемы из вентилях И, ИЛИ, НЕ. В этот набор, как правило, входят элементы И, ИЛИ, И-НЕ, ИЛИ-НЕ на разное число входов, обычно, как в базисе [12], 2–4 входа (иногда бывает и 6 и 8), кроме того, древообразные схемы (из вентилях И, ИЛИ) с числом входных полюсов не более 4 и числом уровней 2 – 4. Для примера на рис. 1 показаны структуры некоторых элементов библиотеки [12].

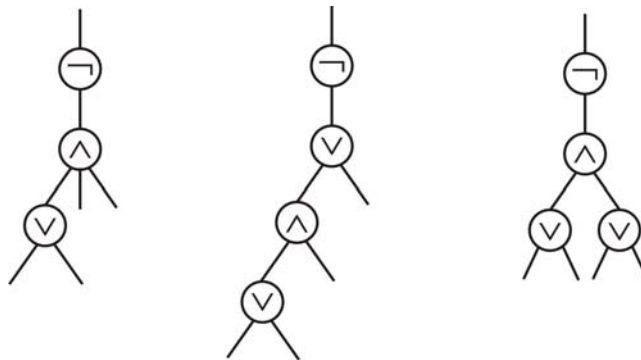


Рис. 1. Структуры элементов 2ИЛИ-3И-НЕ, 2ИЛИ-2И-2ИЛИ-НЕ и 2-2ИЛИ-2И-НЕ

За сложность (цену) библиотечного элемента можно принять число транзисторов его микросхемы, которое прямо связано с площадью, занимаемой элементом на кристалле. В соответствии с этим каждый элемент можно оценивать коэффициентом его логической эффективности – величиной, отражающей цену реализации одного полюса представляющей его древообразной структуры и измеряемой отношением числа транзисторов к числу полюсов этой структуры. Чем меньше значение такого коэффициента, тем выше функциональная эффективность элемента. Например, наиболее эффективными КМОП-элементами серии К1574 [12] являются 2-2И-2ИЛИ-НЕ и 2И-2ИЛИ-2И-НЕ (и двойственные им 2-2ИЛИ-2И-НЕ, 2ИЛИ-2И-2ИЛИ-НЕ), наименее эффективными – инвертор и двухвходовые вентили.

Из вышесказанного следует, что наиболее привлекательными с точки зрения покрытия библиотечными КМОП-элементами являются сильно структурированные логические сети в базисе вентилей И, ИЛИ с малым числом входных полюсов.

Синтез комбинационных многоуровневых сетей есть процесс представления системы логических уравнений в базисе элементов технологической библиотеки, каждый из которых характеризуется своей функцией и физическими характеристиками. В большинстве систем проектирования процесс логического синтеза делится на две стадии: технологически независимую оптимизацию и технологическое отображение [13]. Первая стадия синтеза ориентирована на оптимизацию и декомпозицию логики, а вторая – на перевод схемы из технологически независимого базиса в технологический. Цель первого этапа заключается в построении и минимизации сложности объектной многоуровневой сети из простых вентилей, измеряемой, как правило, числом вентилей, глубиной и оценкой энергопотребления на логическом уровне. Цель второго этапа заключается в оптимальном переводе объектной сети в технологический базис по критериям площади, быстродействия и энергопотребления. Такой подход не предполагает кардинальную перестройку схемы, полученной на этапе технологически независимой оптимизации.

Основной подход к решению задачи технологического отображения базируется на покрытии объектной сети подсхемами, реализующими библиотечные элементы и представленными в том же базисе, что и покрываемая объектная сеть. При этом объектная сеть должна состоять из вентилей с ограниченным числом входных полюсов.

Алгоритмический подход к решению проблемы структурного покрытия был предложен в пионерской работе по технологическому отображению [14], и его основополагающие принципы остались актуальными до настоящего времени. Несмотря на то что практически все логические сети представляются ациклическими графами, отличными от деревьев, общепринятый метод технологического покрытия работает на объектных графах, представленных деревьями. Таким образом, перед покрытием объектный ациклический граф должен быть декомпозирован на лес деревьев, каждое из которых покрывается независимо от других. Естественной декомпозицией является разделение объектного графа на независимые подграфы, соответствующие функциям реализуемой системы.

Для покрытия библиотечными КМОП-элементами будем строить объектную многоуровневую сеть из вентилей И и ИЛИ с числами входов не более заданных чисел n_{max} и m_{max} , а также инверторов.

Исходной информацией для построения многоуровневой схемы из вентилей служат система ДНФ, полученная в результате минимизации исходной системы полностью или частично определенных булевых функций, и сигнальные вероятности для входных переменных. В качестве оценок синтезируемой многоуровневой схемы используются площадь кристалла и энергопотребление схемы, которая может быть получена в результате покрытия этой многоуровневой схемы элементами целевой технологической библиотеки КМОП СБИС. На этапе синтеза объектной многоуровневой схемы в вентильном базисе площадь кристалла оценивается по Квайну суммарным числом входных полюсов всех вентилей объектной сети или суммарным числом полустепеней захода всех вершин объектного графа, представляющего эту сеть. Энергопотребление оценивается переключательной активностью сигналов на входных и внутренних полюсах схемы.

4. Получение факторизованной формы системы ДНФ

Факторизованные формы [13] (или системы факторизованных ДНФ) являются алгебраической формой задания многоуровневой схемы. В факторизованных формах переменные и их инверсии (x и \bar{x}) рассматриваются как взаимно независимые и называются литералами. Для преобразования исходной минимизированной системы ДНФ в факторизованную форму можно воспользоваться процедурой вынесения за скобки. С помощью этой процедуры целесообразно так декомпонировать представление системы ДНФ, чтобы обеспечить минимум числа литералов полученного многоуровневого представления.

Факторизованная форма, по сути, является многоуровневым представлением ДНФ и может задаваться в виде системы логических уравнений. Специальный термин вводится для обозначения того факта, что заданная система логических уравнений подготовлена для многоуров-

невой реализации, т. е. удовлетворяет требованиям, накладываемым технологическим базисом, в котором предполагается реализовать описываемое ею устройство управления.

Целью предлагаемого метода синтеза является построение объектной сети, допускающей покрытие наиболее эффективными библиотечными элементами, которые имеют сравнительно сложную структуру из вентилях с малым числом входных полюсов. Эта сеть будет представлять лес деревьев, соответствующих отдельным ДНФ реализуемой системы. Каждое дерево описывается факторизованной формой с заданными ограничениями на максимальные числа аргументов многоместных операций конъюнкции и дизъюнкции.

В качестве первого критерия качества объектной сети принимается ее сложность по Квайну, второго – прогнозируемая суммарная переключающая активность ее полюсов при заданных оценках сигнальных вероятностей на входах. Предлагаемый ниже метод наиболее эффективен в плане построения схем с малым энергопотреблением (используемых в условиях, близких к заданным сигнальным вероятностям на входах) в том случае, когда переключающие активности входных полюсов различны (есть и «плохие», близкие к 0,5, и «хорошие», близкие к 0). Суть метода состоит в том, чтобы сигналы с наиболее «активных» входов, переключающая активность которых близка к 0,5, снимались как можно ближе к выходу схемы и использовались в схеме реже (питали меньшее число элементов), а наиболее длинные цепочки сигналов начинались от наименее «активных» входов, переключающая активность которых близка к 0.

Предлагается приближенный алгоритм приведения каждой ДНФ (по отдельности) к такой факторизованной форме путем вынесения за скобки общих литералов (соответствующих переменным и их инверсиям) ДНФ. Преобразование производится в три этапа (как в работе [15]):

1) построение скобочного выражения E_1 без учета ограничений на длины составляющих их дизъюнкций и конъюнкций;

2) декомпозиция (разрезание) длинных конъюнкций (ранга большего числа n_{max}) в выражении E_1 на более короткие, удовлетворяющие ограничению на их длину (не более n_{max}), и получение факторизованной формы E_2 с короткими конъюнкциями;

3) декомпозиция длинных дизъюнкций в полученном выражении E_2 на более короткие с целью удовлетворения ограничения на их длину (не более m_{max}).

Построение скобочного выражения E_1 основано на итеративном вынесении общих литералов конъюнкций заданной ДНФ D за скобки. Операция вынесения литерала представляет собой следующую декомпозицию ДНФ:

$$D = k(A) + B,$$

где D , A и B – ДНФ (дизъюнкции некоторого множества конъюнкций), а k – конъюнкция, состоящая из некоторого множества литералов, общих для всех конъюнкций из A . Критерием предпочтительности варианта вынесения является произведение чисел вынесенных литералов и конъюнкций исходной ДНФ D , из которых они вынесены. Целью такого преобразования является вынесение максимального числа литералов из максимального числа конъюнкций исходной ДНФ D .

Конъюнкция k выбирается следующим образом. Ее ядром (начальным значением) является некоторый «лучший» литерал x конъюнкций декомпозируемой ДНФ. Вместе с этим литералом за скобки выносятся и другие общие литералы, встречающиеся во всех тех конъюнкциях, из которых вынесен литерал x .

Лучшим считается тот литерал x , который входит в максимальное число l конъюнкций из D или имеет максимальное значение переключающей активности. При этом первый критерий является главным, но из двух равноценных по этому критерию выбирается тот, который является лучшим по второму критерию – по значению переключающей активности. Выбор литерала с максимальным значением переключающей активности обосновывается следующими соображениями:

– энергонагрузка на полюс схемы, который имеет переключающую активность E_x и соответствует литералу x , выносимому из l выражений, уменьшается на величину $(l - 1)E_x$;

– наиболее активный в переключающем плане сигнал будет подаваться на схему ближе к ее выходу, что позволит уменьшить суммарную переключающую активность деревообразной схемы.

После вынесения литерала за скобки ДНФ D заменяется парой новых ДНФ A и B , для которых, в свою очередь, выполняются операции вынесения общих литералов конъюнкций за скобки.

После окончания итеративного процесса вынесения общих литералов конъюнкций за скобки (тогда, когда уже не найдется ни одного литерала, общего, по крайней мере, для двух конъюнкций, объединенных знаком дизъюнкции) могут остаться конъюнкции u_k ранга r_{uk} , большего, чем n_{max} . В этом случае каждая такая конъюнкция u_k разлагается независимо от других: из нее последовательно выделяются факторы – множества ее литералов – и выносятся за скобки. При построении очередного фактора оценивается минимум его длины r :

- $r = n_{max}$, если $r_{uk} \geq 2n_{max} - 1$;
- $r = r_{uk} - n_{max} + 1$ в противном случае.

При этом в фактор включаются в первую очередь литералы, соответствующие полюсам с наименьшей переключающей активностью. Это обосновывается тем, что, во-первых, число их вхождений в факторизованную форму не изменяется (равно 1 в обоих случаях), во-вторых, наиболее активные в переключающем плане сигналы желательно подавать на входы элементов схемы как можно ближе к ее выходу (следовательно, их лучше не включать в фактор, реализуемый элементом И).

После того как все конъюнкции скобочной формы будут иметь ранги не более n_{max} , процедуре, аналогичной построению скобочного выражения для множества конъюнкций, подвергается множество дизъюнкций. Разница только в том, что в первом случае литералами являлись переменные и их инверсии, во втором же случае литералами являются конъюнкции, которые соответствуют отдельным скобкам скобочной формы.

Например, рассмотрим для примера ДНФ D , состоящую из восьми конъюнкций, на множестве переменных $\{x_1, x_2, \dots, x_7\}$:

$$D = (x_1 x_2 \bar{x}_4 x_6 \vee \bar{x}_2 \bar{x}_3 x_5 \bar{x}_6 \vee x_3 \bar{x}_5 x_6 \bar{x}_7 \vee x_2 \bar{x}_4 \bar{x}_5 x_7 \vee x_1 \bar{x}_2 x_3 x_5 \vee x_2 x_3 x_4 x_7 \vee x_1 x_4 x_5 x_6 \vee x_2 x_3 \bar{x}_6 \bar{x}_7).$$

Сигнальные вероятности и переключающие активности переменных из $\{x_1, x_2, \dots, x_7\}$ имеют следующие значения:

$$p_{x1} = 0,3; \quad p_{x2} = 0,5; \quad p_{x3} = 0,3; \quad p_{x4} = 0,2; \quad p_{x5} = 0,1; \quad p_{x6} = 0,4; \quad p_{x7} = 0,4;$$

$$E_{x1} = E_{\bar{x}1} = 0,42; \quad E_{x2} = E_{\bar{x}2} = 0,5; \quad E_{x3} = E_{\bar{x}3} = 0,42; \quad E_{x4} = E_{\bar{x}4} = 0,32;$$

$$E_{x5} = E_{\bar{x}5} = 0,14; \quad E_{x6} = E_{\bar{x}6} = 0,48; \quad E_{x7} = E_{\bar{x}7} = 0,48.$$

Литералы x_2 и x_3 входят в максимальное число конъюнкций из D – в четыре. Однако литерал x_2 имеет большую переключающую активность – 0,5. Следовательно, на первом шаге за скобки выносятся литерал x_2 :

$$E_1^1 = (x_2 (x_1 \bar{x}_4 x_6 \vee \bar{x}_4 \bar{x}_5 x_7 \vee x_3 x_4 x_7 \vee x_3 \bar{x}_6 \bar{x}_7)) \vee (\bar{x}_2 \bar{x}_3 x_5 \bar{x}_6 \vee x_3 \bar{x}_5 x_6 \bar{x}_7 \vee x_1 \bar{x}_2 x_3 x_5 \vee x_1 x_4 x_5 x_6).$$

Затем для выражения в первых скобках выбирается литерал x_7 (входит в две конъюнкции и имеет большую переключающую активность, чем x_3), а для выражения во вторых скобках – $\bar{x}_2 x_5$ и т. д. В результате получаем

$$E_1^2 = (x_2 (x_7 (\bar{x}_4 \bar{x}_5 \vee x_3 x_4) \vee \bar{x}_1 \bar{x}_4 x_6 \vee x_3 \bar{x}_6 \bar{x}_7)) \vee \bar{x}_2 x_5 (\bar{x}_3 \bar{x}_6 \vee x_1 x_3) \vee x_3 \bar{x}_5 x_6 \bar{x}_7 \vee x_1 x_4 x_5 x_6;$$

$$E_1^3 = (x_2 (x_7 (\bar{x}_4 \bar{x}_5 \vee x_3 x_4) \vee \bar{x}_1 \bar{x}_4 x_6 \vee x_3 \bar{x}_6 \bar{x}_7)) \vee \bar{x}_2 x_5 (\bar{x}_3 \bar{x}_6 \vee x_1 x_3) \vee x_6 (x_3 \bar{x}_5 \bar{x}_7 \vee x_1 x_4 x_5).$$

Если принять $n_{max}=4$, то второй и третий этапы приведенного выше алгоритма выполняться не будут. Так, «длинные» конъюнкции и дизъюнкции в выражении E_1^3 отсутствуют. На рис. 2 изображена полученная в результате многоуровневая логическая схема в базисе вентилей 2И, 3И, 4И, 2ИЛИ, 3ИЛИ, 4ИЛИ, представляющих технологически обусловленный КМОП-базис. Для того чтобы не загромождать рисунок, инверторы в листовых вершинах показаны знаком инверсии над символами входных переменных.

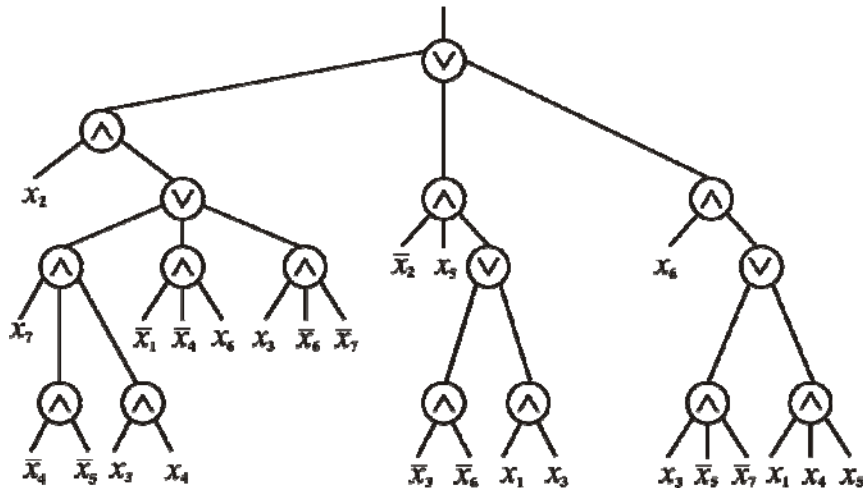


Рис. 2. Объектная сеть в базисе вентилей И, ИЛИ, НЕ

5. Экспериментальное исследование метода получения факторизованной формы системы ДНФ

Предложенный метод получения факторизованной формы системы ДНФ был реализован в качестве проектной процедуры «Раздельная факторизация с учетом энергопотребления» в экспериментальной системе энергосберегающего логического синтеза (ЭЛС), разработанной в лаборатории логического проектирования Объединенного института проблем информатики Национальной академии наук Беларуси.

Исходными данными для процедуры являются функциональное описание схемы в виде системы ДНФ и сигнальные вероятности входных полюсов схемы. Настраиваемыми параметрами процедуры раздельной факторизации являются ограничения на ранги конъюнкций и дизъюнкций:

n_{max} – максимальная длина (ранг) конъюнкций;

m_{max} – максимальное число конъюнкций в уравнении (ранг дизъюнкций).

Результаты экспериментального исследования процедуры «Раздельная факторизация с учетом энергопотребления» представлены в таблице. Исходные описания схем 1–11 взяты из набора тестовых примеров [16], описания схем 12–14 сгенерированы случайным образом. Все исходные описания задают комбинационную логику. В таблице приведены следующие параметры тестовых примеров: число входов (столбец 3) и выходов схемы (столбец 4), число конъюнкций ДНФ (столбец 5).

С целью оценки влияния введенных эвристик учета переключательной активности на энергопотребление многоуровневой структуры из вентилей И, ИЛИ, НЕ, соответствующей полученной в результате факторизации системы ДНФ, была разработана альтернативная процедура факторизации системы ДНФ без учета энергопотребления. Альтернативная процедура отличается от основной критерием выбора литерала для вынесения за скобки (см. разд. 4), а именно: лучшим считается литерал x , который входит в максимальное число конъюнкций, фактор энергопотребления не учитывается – среди равноценных по первому критерию выбирается первый из списка литералов. Аналогично после окончания процедуры вынесения литералов за скобки при выполнении процедуры факторизации «длинные» конъюнкции также не учитывается фактор энергопотребления.

Оценка переключательной активности многоуровневых реализаций систем ДНФ

№ п/п	Имя схемы	Параметры схемы			Параметры факторизации $n_{max} = 4, m_{max} = 4$			Параметры факторизации $n_{max} = 2, m_{max} = 3$		
		Входов	Выходов	Конъюнкций	Без учета энергопотребления	С учетом энергопотребления	Выигрыш, %	Без учета энергопотребления	С учетом энергопотребления	Выигрыш, %
1	2	3	4	5	6	7	8	9	10	11
1	b12	15	9	431	40,29	40,29	0,00	42,63	41,96	1,57
2	b9	16	5	123	106,84	106,84	0,00	112,09	109,76	2,08
3	br1	12	8	34	95,08	94,25	0,87	109,79	107,28	2,29
4	br2	12	8	35	63,49	62,9	0,93	74	73,56	0,59
5	dc2	8	7	58	62,14	62,14	0,00	75,11	71,67	4,58
6	in0	15	11	138	260,46	258,6	0,71	291,97	281,81	3,48
7	in2	19	10	137	313,96	311,66	0,73	356,76	343,34	3,76
8	mlp4	8	8	256	172,21	171,5	0,41	197,4	193,08	2,19
9	root	8	5	256	80,49	80,45	0,05	88,68	87,16	1,71
10	tms	8	16	30	124,7	124,2	0,40	135,97	133,28	1,98
11	z9sym	9	1	420	116,13	116,13	0,00	127,17	125,1	1,63
12	GenP1	20	4	50	355,25	350,05	1,46	403,63	387,02	4,12
13	GenP2	30	10	100	822,73	808,07	1,78	906,22	860,65	5,03
14	GenP3	30	10	300	2393,38	2348,13	1,89	2641,82	2516,56	4,74
Средний выигрыш, %							0,66			2,84

Для каждого тестового примера были созданы файлы сигнальных вероятностей входных сигналов, значения которых выбирались случайным образом в интервале (0, 1).

Эксперименты проводились для двух процедур факторизации и с двумя наборами параметров n_{max}, m_{max} . В столбцах 6 – 8 приведены результаты экспериментов для значений параметров факторизации $n_{max} = m_{max} = 4$. В столбцах 9 – 11 приведены результаты экспериментов для значений параметров $n_{max} = 2, m_{max} = 3$. Для каждого из примеров выполнялись две процедуры раздельной факторизации: без учета и с учетом энергопотребления. Для оценки полученных факторизованных форм использовалась вероятностная оценка переключательной активности полюсов соответствующих многоуровневых схем, вычисляемая по формулам (2) и (1).

Процедура оценки переключательной активности многоуровневых схем основана на пространстве значений сигнальных вероятностей от входов схемы с заданными сигнальными вероятностями p_{xi} к выходам схемы и подсчете переключательных активностей полюсов схемы. Переключательная активность схемы вычислялась как сумма переключательных активностей всех ее полюсов, т. е. переключательных активностей на входных полюсах всех элементов и переключательных активностей на выходных полюсах схемы.

Выигрыш в процентном отношении процедуры факторизации с учетом энергопотребления по отношению к процедуре факторизации без учета энергопотребления представлен в столбцах 8 и 11 соответственно для значений параметров факторизации $n_{max} = m_{max} = 4$ и $n_{max} = 2, m_{max} = 3$.

В нижней строке таблицы представлены средние значения выигрышей в переключательной активности схем для различных параметров факторизации. Эксперимент показал, что меньшие значения параметров факторизации позволяют получать больший выигрыш. Для многих примеров из набора 1–11 средний ранг конъюнкций и дизъюнкций оказался близок к параметрам $n_{max} = 4, m_{max} = 4$. Соответственно не требовалось выполнение одного из двух этапов, при которых производился учет переключательной активности, – этапа декомпозиции (разрезания) конъюнкций, так как число длинных конъюнкций было близко к 0. Для параметров $n_{max} = 2, m_{max} = 3$, как это видно из результатов экспериментов, в каждом примере в большей или меньшей степени представлялась возможность выбора литералов, более выгодных с точки зрения потенциального уменьшения переключательной активности схемы.

Характерным является стабильно высокий процент выигрыша для схем с числом входов больше 20 (примеры 12–14), что объясняется большими возможностями выбора литерала с максимальной переключательной активностью при относительно больших рангах конъюнкций.

Результаты эксперимента показали, что предложенный метод получения факторизованных форм ДНФ, учитывающий оценку переключаемых активностей сигналов схемы, позволяет получить выигрыш в оценке энергопотребления проектируемой многоуровневой схемы. Величину выигрыша можно считать вполне удовлетворительной, так как получение факторизованных форм является только одним из этапов синтеза схемы в заданном технологическом базисе и соответственно полученный выигрыш является только частью общей интегральной оценки степени влияния направленного проектирования на энергопотребление целевой схемы.

Заключение

Предложен метод построения многоуровневых представлений систем булевых функций, которые служат основой для синтеза логических схем из библиотечных элементов, выполненных на основе КМОП-технологии. Метод ориентирован на минимизацию площади микросхемы, реализованной на кристалле КМОП СБИС, и среднего значения рассеиваемой ею мощности.

Для оценки энергопотребления в процессе синтеза многоуровневых представлений использовались вероятностные оценки переключаемой активности полюсов схемы, вычисляемые исходя из сигнальных вероятностей входных сигналов и функций, реализуемых узлами схемы.

Реализована процедура «Раздельная факторизация с учетом энергопотребления» в рамках системы ЭЛС, разработанной в лаборатории логического проектирования Объединенного института проблем информатики Национальной академии наук Беларуси. Проведенные экспериментальные исследования показали, что предложенный метод позволяет получить достаточно стабильный выигрыш в оценке энергопотребления проектируемой схемы. Величина выигрыша тем больше, чем больше разница в значениях параметров факторизации и параметров схемы (рангов конъюнкций и дизъюнкций). Предложенный метод позволяет оптимизировать проектируемую схему по энергопотреблению на одном из этапов синтеза, а именно на этапе построения многоуровневых представлений систем булевых функций, которые служат основой для синтеза логических схем из библиотечных элементов, выполненных на основе КМОП-технологии.

Список литературы

1. Рабаи, Ж.М. Цифровые интегральные схемы. Методология проектирования / Ж.М. Рабаи, А. Чандракасан, Б. Николич. – М. : Издательский дом «Вильямс», 2007. – 912 с.
2. Уэйкерли, Дж. Проектирование цифровых устройств. Т. 1 / Дж. Уэйкерли. – М. : Постмаркет, 2002. – 544 с.
3. Pedram, M. Power Minimization in IC Design: Principles and Applications / M. Pedram // ACM Transactions Design Automation Electronic Systems. – 1996. – Vol. 1. – P. 3–56.
4. Roy, K. Low Power CMOS VLSI Circuit Design / K. Roy, S.C. Prasad. – N.Y. : John Wiley and Sons Inc., 2000. – 376 p.
5. Benini, L. Logic Synthesis for Low Power / L. Benini, G. De Micheli // Logic Synthesis and Verification ; eds. S. Hassoun, T. Sasao, R.K. Brayton. – Boston, Dardrecht, London : Kluwer Academic Publishers, 2002. – P. 197–223.
7. Benini, L. Analysis of hazard contribution to power dissipation in CMOS IC's / L. Benini, M. Favalli, B. Risco // Proc. of the 1994 Intern. Workshop on Low Power Design. – USA, CA, 1994. – P. 27–32.
8. Najm, F.N. A survey of Power Estimation Techniques in VLSI Circuits / F.N. Najm // IEEE Trans. on VLSI. – 1994. – № 12. – P. 446–455.
9. Simulation and reduction of CMOS power dissipation at logic level / F. Dresig [et al.] // European Design Automation Conf. – Paris, France, 1993. – P. 341–346.
10. Черемисинова, Л.Д. Оценка энергопотребления КМОП-схем на логическом уровне / Л.Д. Черемисинова // Информационные технологии. – 2010. – № 8. – С. 27–35.
11. Probabilistic simulation for reliability analysis of CMOS VLSI circuits / F. Najm [et al.] // IEEE Trans. on Computer-Aided Design. – 1990. – Vol. 9, № 4. – P. 439–450.
12. Лукошко, Г. КМОП базовые матричные кристаллы серии K1574 / Г. Лукошко, Е. Коннов // Радиолюбитель. – 1997. – № 9. – С. 39–40.

13. Брейтон, Р.К. Синтез многоуровневых комбинационных логических схем / Р.К. Брейтон, Г.Д. Хэчтел, А.Л. Санджованни-Винченцелли // ТИИЭР. – 1990. – Т. 78, № 2. – С. 38–83.
14. Keutzer, K. DAGON: Technology binding and local optimization by DAG matching / K. Keutzer // Proc. 24th ACM/IEEE Design Automation Conf. – Miami Beach, Florida, USA, 1987. – P. 341–347.
15. Торопов, Н.Р. Синтез комбинационных многоуровневых сетей, отображаемых в базис базовых матричных кристаллов / Н.Р. Торопов, Л.Д. Черемисинова // Вестник Томского гос. университета. Приложение. – 2004. – № 9 (1). – С. 249–254.
16. Berkeley PLA test set [Electronic resource]. – Mode of access : <http://www1.cs.columbia.edu/~cs4861/sis/espresso-examples/>. – Date of access : 03.05.2006.

Поступила 26.05.11

*Объединенный институт проблем
информатики НАН Беларуси,
Минск, Сурганова, 6
e-mail: cld@newman.bas-net.by,
kir@newman.bas-net.by*

L.D. Cheremisinova, N.A. Kirienko

LOW POWER DRIVEN OPTIMIZATION OF MULTI-LEVEL REPRESENTATIONS OF LOGICAL FUNCTIONS

An approach to synthesis of multi-level logical representation of a Boolean function that can be used as basic ones for logical design on the base of CMOS library elements is proposed and investigated. The method is targeted minimization of integrated microcircuit area implemented on CMOS VLSI chips and minimizing average value of dissipated power. The static method based on probabilistic characteristics of circuit input signals is used when evaluating power dissipation in the process of multi-level circuit synthesis is considered.